

HT46R32/322/34/342、HT45R32/34、HT45RM03 系列 OPA Input Voltage Offset Calibration

文件编码: HA0114S

简介

本范例主要示范如何使用 HT45RM03 实现 OPA input voltage offset calibration 的应用,同时适用于 HT46R32/322/34/342, HT45R32/34 系列带有 OPA 功能的芯片。

以 HT45RM03 为例,内置 OP Amplifier/ Comparator 由同相 (OPP)、反相 (OPN) 两个 Input Pin 和一个信号输出端口 (APO) 组成。OPA 受 OPAC 寄存器控制,包含有 offset 调整 AOF0~AOF3 共 4 个 Bits,ARS 控制 S1、S2 关断,AOFM 控制 S3 的关断,OPAOP 是 APO Pin 判断旗标,OPAEN 是 OPAC 使能旗标。如下图 1 为 OPA 内部结构,图 2 为 OPA 控制寄存器。

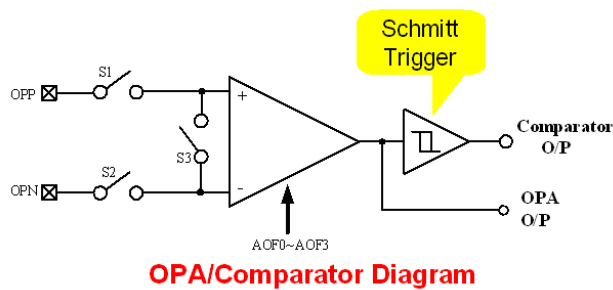


图 1

OPAEN	OPAOP	AOFM	ARS	AOF3	AOF2	AOF1	AOF0
b7	b6	b5	b4	b3	b2	b1	b0
0	0	0	0	0	0	0	1

OPAC Register

图 2

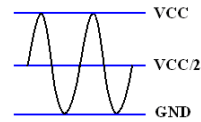
功能及特性说明

OPA 特性：未经校准的电压偏移量最大为 $\pm 10\text{mV}$ ，校准以后的电压偏移量最大为 $\pm 2\text{mV}$ ，如下图：

Symbol	Parameter	VDD	Condition	Min.	Typ.	Max.	Unit
V_{OFS1}	Input offset voltage	5V	—	-10	—	+10	mV
V_{OFS2}	Input offset voltage	5V	By calibration	-2	—	+2	mV

图 3

变化 AOF 值，使 OPA 输出在 $V_{\text{CC}}/2 \pm 2\text{mV}$ 范围时发生反转，如图：



Adjust Centre Point= $V_{\text{CC}}/2$

图 4

应用电路图

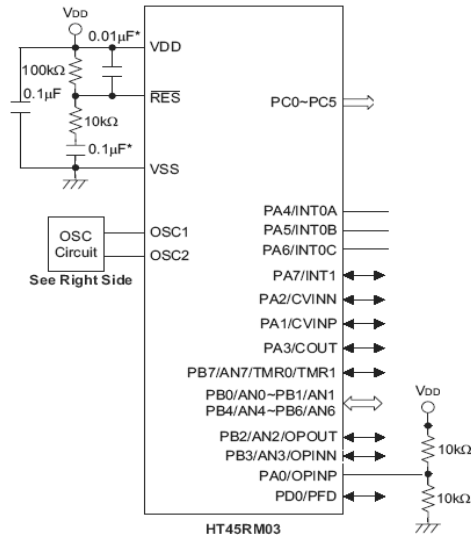


图 5

H/W 工作原理

- 应用电路输入 5V 电压
- 4MHz 晶振
- 两个 10kΩ 分压电阻使 OPP 输入 VDD/2
- OPN Pin 与 APO Pin 悬空
- 操作时，ARS、AOFM 的取值与 S1、S2、S3 的对应关系如下图：

ARS	AOFM	S1	S2	S3
0	0	ON	ON	OFF
0	1	OFF	ON	ON
1	0	ON	ON	OFF
1	1	ON	OFF	ON

图 6

- 此范例设 ARS=1、AOFM=1，最后得到芯片内部的等效电路为：

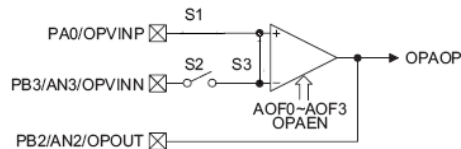
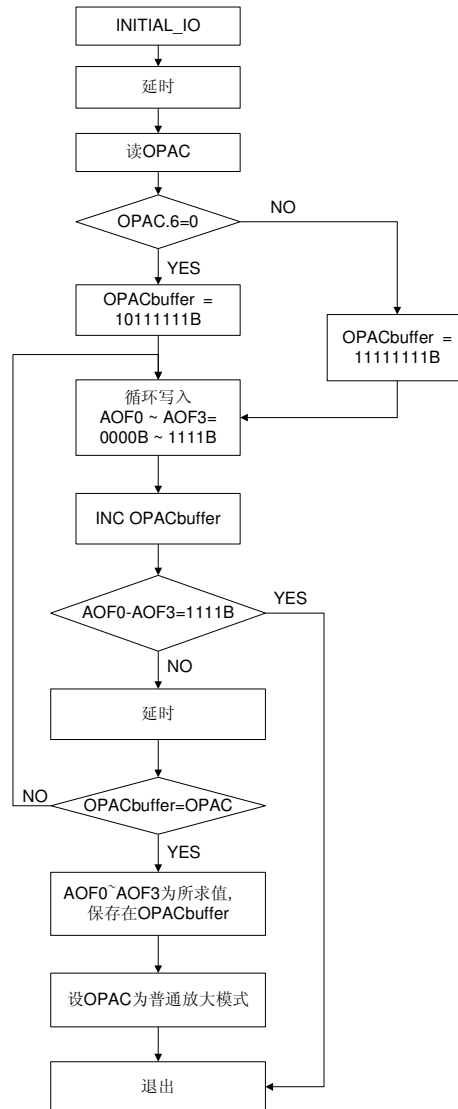


图 7

S/W 流程图



软件部分

```

;*****
;FILE NAME:   OPA input voltage offset calibration
;MCU:        HT45RM03
;MASK OPTION:
;           SYSVOLT: 5.0V
;           SYSFRAG: 4000kHz
;   Non-WAKE-UP: PA0-PA7
;           PULL-HIGH: PA,PB,PC,PD
;   PD0/PFD: PD0
;           LVR: DISABLE
;   PWM MODE:10BITS
;           WDT: DISABLE
;           CLRWDT: ONE
;           OSC: CRYSTAL
;   XTAL SPEED:<10MHz
;   XTAL SPEED MODE:MODE 1
;   WDT CLOCK SOURCE:WDTOSC
;   PWMLEV:ACTIVE HIGH
;   PWMCLEV:ACTIVE HIGH
;   CMPARATOR INTERRUPT SOURCE:COMPARATOR OUTPUT FALLING EDGE
;   PFD SOURCE:TIMER 0 OVERFLOW
;   INT1 TRIGGER EDGE:DISABLE
;   LVR VOLTAGE:3.15V
;AUTHOR: Maggie
;HISTORY:2006.11.24
;*****
INCLUDE HT45RM03.inc
;*****
OPA_DATA .SECTION 'DATA'
;*****
OPACbuffer      DB      ?
DATA            DB      ?
DELAY2          DB      ?
;*****
D_S            MACRO
                MOV     A,20H
                MOV     DELAY2,A
                SDZ    DELAY2
                JMP     $-1
ENDM
;*****
MY_CODE .SECTION AT 0 'CODE'

                ORG    00H
                JMP    INITIAL

                ORG    004H

```

```
RETI

ORG 008H
RETI

INITIAL:
CLR OPACbuffer
CLR DATA

MOV A, 0F0H
MOV OPAC, A
D_S
OPAOFFSET:
SZ OPAC.6
JMP $+4
MOV A, 10110000B
MOV OPACbuffer, A
JMP $+3
MOV A, 0F0H
MOV OPACbuffer, A

OPAOFFSET_LOOP:
INC OPAC
INC OPACbuffer
INC DATA
MOV A, 16
XOR A, DATA
SZ ACC
JMP $+2
JMP $
D_S
MOV A, OPAC
XOR A, OPACbuffer
SZ ACC
JMP $+2
JMP OPAOFFSET_LOOP
MOV A, 0FH
AND A, OPAC
MOV OPACbuffer, A
CLR AOFM
JMP $
```

软件流程说明

- 软件校准步骤
 - VDD 依据规格输入 3V 或 5V 电压
 - 设置 OPAEN=1, OPA 使能
 - 设置 AOFM=1, S3 关闭
 - 设置 ARS=1, S1 关闭、S2 打开
 - 对 AOF3 ~ AOF0 依序写入 0000B ~ 1111B, 依序记录 OPAOP 的值
 - 当 OPAOP 由 0 → 1 或由 1 → 0 时, 把 AOF3 ~ AOF0 的值保存到 OPACbuffer 数据寄存器中, 这就是我们要的 AOF 值
 - 设置 AOFM=0, S3 打开, 为普通 OPA 模式
- 控制位与 AOF 的变化关系: (注意: 此范例只做了 OPAEN=1, AOFM=1, ARS=1, OPP 接 VDD/2, OPN 悬空, AOF0 ~ AOF3 由 0 → F 变化部分)
 - OPAC 寄存器 OPAEN=1, AOFM=1, ARS=1, OPP 接 VDD/2, OPN 悬空, AOF3 ~ AOF0 由 0F → 0 调整, 当由 08 → 07 变化的时候, OPAOP 位由 0 变为 1; AOF0 ~ AOF3 由 0 → F 变化的时候, 当由 07 → 08 变化时, OPAOP 位由 1 变为 0
 - OPAC 寄存器 OPAEN=1, AOFM=1, ARS=0, OPN 接 VDD/2, OPP 悬空, AOF3 ~ AOF0 由 0F → 0 调整, 当由 08 → 07 变化的时候, OPAOP 位由 0 变为 1; AOF0 ~ AOF3 由 0 → F 变化的时候, 当由 07 → 08 变化时, OPAOP 位由 1 变为 0。
- 每次读 OPAC 寄存器时, 需 DELAY 一段时间, 以防出错。