

盛群知识产权政策

专利权

盛群半导体公司在全球各地区已核准和申请中之专利权至少有 160 件以上，享有绝对之合法权益。与盛群公司 MCU 或其它产品有关的专利权并未被同意授权使用，任何经由不当手段侵害盛群公司专利权之公司、组织或个人，盛群将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并追讨盛群公司因侵权行为所受之损失、或侵权者所得之不法利益。

商标权

盛群之名称和标识、Holtek 标识、HT-IDE、HT-ICE、Marvel Speech、 Music Micro、 Adlib Micro、 Magic Voice、 Green Dialer、 PagerPro、 Q-Voice、 Turbo Voice、 EasyVoice 和 HandyWriter 都是盛群半导体公司在台湾地区和其它国家的注册商标。

著作权

Copyright © 2009 by HOLTEK SEMICONDUCTOR INC.

规格书中所出现的信息在出版当时相信是正确的，然而盛群对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，盛群不保证或不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。盛群产品不授权使用于救生、维生器件或系统中做为关键器件。盛群拥有不事先通知而修改产品的权利，对于最新的信息，请参考我们的网址 <http://www.holtek.com.tw>; <http://www.holtek.com.cn>

技术相关信息

- [工具信息](#)
- [FAQs](#)
- [应用范例](#)
 - [HA0003S HT48 & HT46 MCU 与 HT93LC46 的通信](#)
 - [HA0004S HT48 & HT46 MCU UART 的软件实现方法](#)
 - [HA0013S HT48 & HT46 MCU LCM 接口设计](#)
 - [HA0021S HT48 MCU 输入/输出的使用](#)
 - [HA0055S 2¹² Decoder \(8+4, 对应 HT12E\)](#)

特性

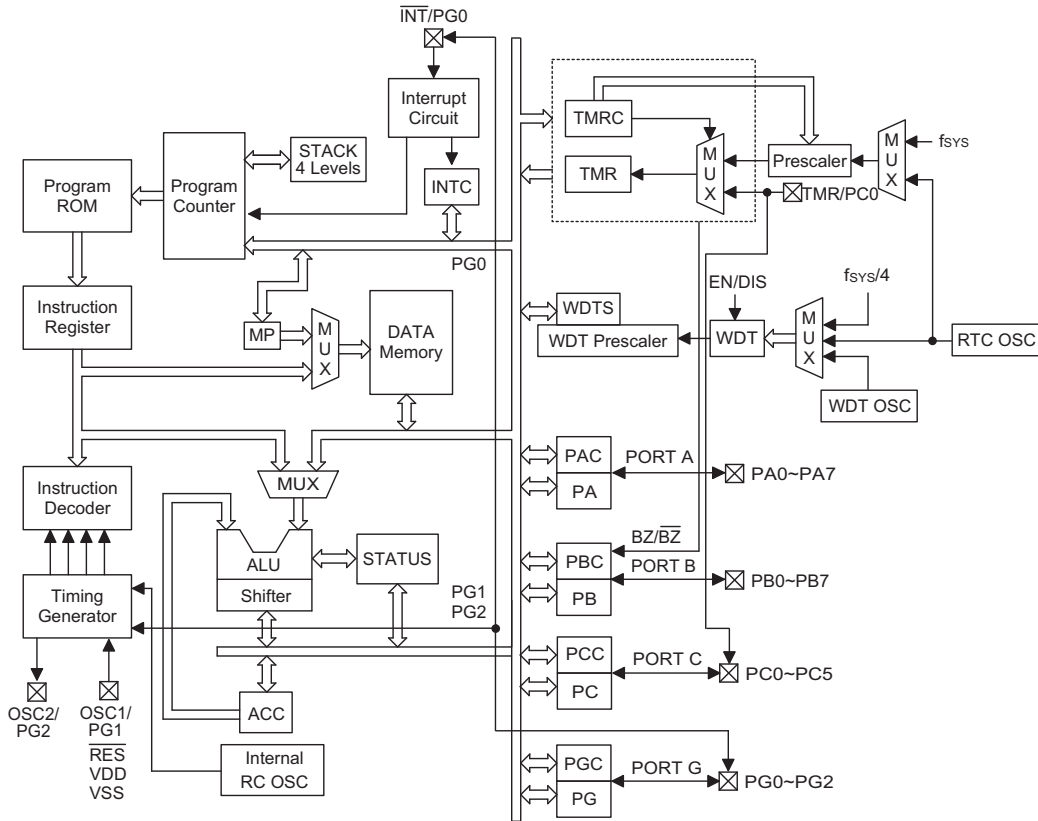
- 工作电压:
 - fsys = 4MHz: 2.2V~5.5V
 - fsys = 8MHz: 3.3V~5.5V
- 低电压复位功能
- 最多可有 25 个双向输入/输出口
- 1 个与输入/输出共用引脚的外部中断输入
- 8 位可编程定时/计数器, 带溢出中断及 8 阶预分频器的
- 内置晶体和 RC 振荡电路、内置 RC 振荡
- 可接 32768Hz 的晶振用于计时
- 看门狗定时器
- 2048×14 位的程序存储器 ROM
- 96×8 位的数据存储器 RAM
- 一组蜂鸣器驱动并支持 PFD
- HALT 和唤醒功能来降低功耗
- 4 层硬件堆栈
- 在 V_{DD}=5V, 系统频率为 8MHz 时, 指令周期为 0.5μs
- 位操作指令
- 查表指令, 表格内容字长 14 位
- 63 条功能强大的指令
- 所有指令执行时间皆为 1 或 2 个指令周期
- 24-pin SKDIP/SOP 封装
- 28-pin SKDIP/SOP 封装

概述

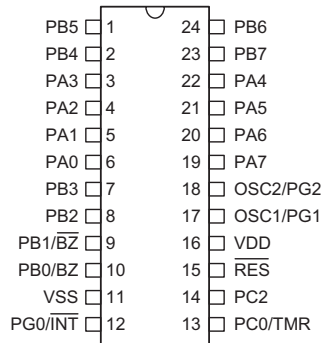
HT48R30A-1/HT48C30-1 是一款八位高性能精简指令集单片机, 专为多输入输出控制的产品设计。掩膜版芯片 HT48C30-1 在引脚和功能方面, 都与 OTP 版芯片 HT48R30A-1 完全相同。

拥有低功耗、I/O 口稳定性高、定时器功能、振荡选择、省电和唤醒功能、看门狗定时器、蜂鸣器驱动、以及低价位等优势, 使此款多功能芯片可以广泛地适用于各种应用, 例如工业控制、消费类产品、子系统控制器等。

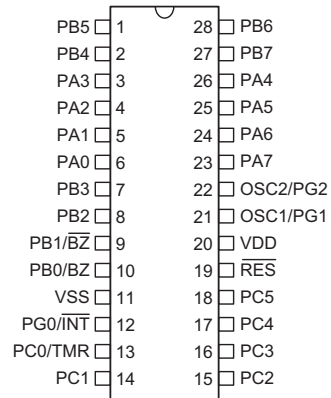
方框图



引脚图



HT48R30A-1/HT48C30-1
- 24 SKDIP-A/SOP-A



HT48R30A-1/HT48C30-1
- 28 SKDIP-A/SOP-A

引脚说明

引脚名称	输入/输出	掩膜选项	说 明
PA0~PA7	输入/输出	上拉电阻* 唤醒 CMOS/斯密特触发输入	8 位双向输入/输出端口 每一位能由掩膜选项设置为唤醒输入 可由软件指令设置为 CMOS 输出或斯密特触发输入, 作为 CMOS 输入时可由掩膜选项设置是否带上拉电阻
PB0/BZ PB1/ \overline{BZ} PB2~PB7	输入/输出	上拉电阻* PB0 或 BZ PB1 或 \overline{BZ}	8 位双向输入/输出 可由软件指令设置为 CMOS 输出或斯密特触发输入, 作为输入时可由掩膜选项设置是否带上拉电阻 PB0 和 PB1 是与 BZ 和 \overline{BZ} 复用的引脚。一旦 PB0 和 PB1 选为蜂鸣器输出, 它的输出信号则由内部的 PFD 发生器 (由定时/计数器编程决定) 提供
V_{SS}	—	—	负电源, 接地
PG0/ \overline{INT}	输入/输出	上拉电阻*	双向输入/输出 可由软件设置为 CMOS 输出或斯密特触发输入, 作为输入时可由掩膜选项设置是否带或上拉电阻 (由上拉电阻选项决定) 外部中断输入与 PG0 共用; 在下降沿触发有效
PC0/TMR PC1~PC5	输入/输出	上拉电阻*	双向输入/输出 可由软件指令设置为 CMOS 输出或斯密特触发输入, 作为输入时可由掩膜选项设置是否带或上拉电阻 (由上拉电阻选项决定) 定时/计数器外部输入与 PC0 共用
\overline{RES}	输入	—	斯密特触发复位输入端, 低电平有效
V_{DD}	—	—	正电源
OSC1/PG1 OSC2/PG2	输入/输出	上拉电阻* 晶体振荡 或 RC 振荡 Int.RC+输入/输出或 Int.RC+RT C	OSC1 和 OSC2 连接至 RC 或晶体振荡 (由掩膜选项确定) 来产生内部系统时钟; 在 RC 振荡方式下, OSC2 是系统时钟四分频的输出端; 这两个口也可以通过掩膜来选择作为 RTC 振荡器 (32768 Hz) 或是输入/输出, 在这两种情况下, 系统的时钟由内部的 RC 振荡器提供, 频率可有四种选择 (3.2 MHz, 1.6 MHz, 800 kHz, 400 kHz); 若选择作为输入/输出时, 可掩膜选择是否具有上拉电阻。否则, PG1 和 PG2 作为内部的寄存器且这些口不带上拉电阻

注意: “*” 输入/输出(PA、PB、PC、PG)的上拉电阻选择是以整个端口(8 位)为单位的。
PA 端口的 CMOS 或斯密特触发选择也是以整个端口(8 位)为单位的

极限参数

电源供应电压 $V_{SS}-0.3\text{V} \sim V_{SS}+6.0\text{V}$ 储存温度 $-50^{\circ}\text{C} \sim 125^{\circ}\text{C}$
 端口输入电压 $V_{SS}-0.3\text{V} \sim V_{DD}+0.3\text{V}$ 工作温度 $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$

注意: 这里只强调额定功率, 超过极限参数所规定的范围将对芯片造成损害, 无法预期芯片在上述标示范围外的工作状态, 而且若长期在标示范围外的条件下工作, 可能影响芯片的可靠性。

D.C.特性

Ta=25°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	工作电压	—	F _{sys} =4MHz	2.2	—	5.5	V
V _{DD}	工作电压	—	F _{sys} =8MHz	3.3	—	5.5	V
I _{DD1}	工作电流 (晶体振荡)	3V	无负载	—	0.6	1.5	mA
		5V	f _{sys} =4MHz	—	2	4	
I _{DD2}	工作电流 (RC 振荡)	3V	无负载	—	0.8	1.5	mA
		5V	f _{sys} =4MHz	—	2.5	4	
I _{DD3}	工作电流 (晶体振荡, RC 振荡)	5V	无负载 f _{sys} =8MHz	—	4	8	mA
I _{STB1}	静态电流 (看门狗打开, RTC 关闭)	3V	无负载	—	—	5	μ A
		5V	系统暂停模式	—	—	10	
I _{STB2}	静态电流 (看门狗关闭, RTC 关闭)	3V	无负载	—	—	1	μ A
		5V	暂停模式	—	—	2	
I _{STB3}	静态电流(看门狗关闭, RTC 打开)	3V	无负载	—	—	5	μ A
		5V	暂停模式	—	—	10	
V _{IL1}	输入/输出口的低电平输入低 电压	—	—	0	—	0.3V _{DD}	V
V _{IH1}	输入/输出口的高电平输入高 电压	—	—	0.7V _{DD}	—	V _{DD}	V
V _{IL2}	低电平输入电压 ($\overline{\text{RES}}$)	—	—	0	—	0.4V _{DD}	V
V _{IH2}	高电平输入电压 ($\overline{\text{RES}}$)	—	—	0.9V _{DD}	—	V _{DD}	V
I _{OL}	输入/输出灌电流	3V	V _{OL} =0.1V _{DD}	4	8	—	mA
		5V	V _{OL} =0.1V _{DD}	10	20	—	
I _{OH}	输入/输出源电流	3V	V _{OH} =0.9V _{DD}	— 2	— 4	—	mA
		5V	V _{OH} =0.9V _{DD}	— 5	— 10	—	
R _{PH}	上拉电阻	3V	—	20	60	100	K Ω
		5V	—	10	30	50	
V _{LVR}	低电压复位	—	LVR 打开	2.7	3.0	3.3	V

A.C.特性

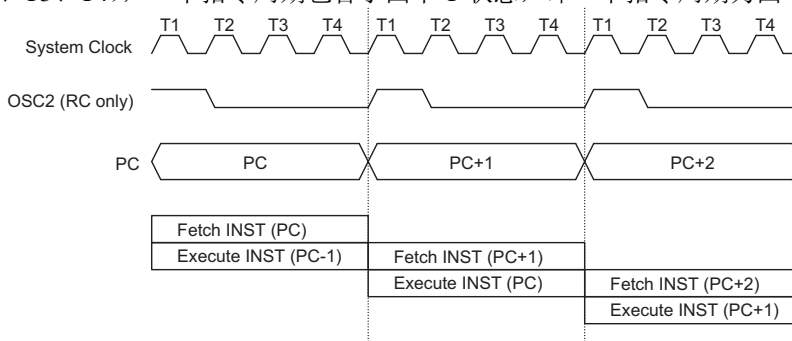
Ta=25°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
f _{SYS1}	系统时钟 (晶体振荡)	—	2.2V~5.5V	400	—	4000	kHz
		—	3.3V~5.5V	400	—	8000	
f _{SYS2}	系统时钟 (RC 振荡)	—	2.2V~5.5V	400	—	4000	kHz
		—	3.3V~5.5V	400	—	8000	
f _{SYS3}	系统时钟 (内置 RC 振荡)	5V	3.2MHz	1800	—	5400	kHz
			1.6MHz	900	—	2700	
			800kHz	450	—	1350	
			400kHz	225	—	675	
F _{TIMER}	定时器的输入频率 TMR	—	2.2V~5.5V	0	—	4000	kHz
		—	3.3V~5.5V	0	—	8000	
t _{WDTOSC}	看门狗振荡器周期	3V	—	45	90	180	μ s
		5V	—	32	65	130	
t _{WDT1}	看门狗定时溢出周期(WDT 振荡)	3V	WDT 无预分频	11	23	46	m s
		5V		8	17	33	
t _{WDT2}	看门狗定时溢出周期(系统时钟)	—	WDT 无预分频	—	1024	—	t _{sys}
t _{WDT3}	看门狗定时溢出周期(RTC 时钟)	—	WDT 无预分频	—	7.812	—	m s
t _{RES}	外部复位低电平脉冲宽度	—	—	1	—	—	μ s
t _{SST}	系统启动延时周期	—	上电或从暂停状态唤醒	—	1024	—	t _{sys}
t _{INT}	中断脉冲宽度	—	—	1	—	—	μ s

系统功能说明

指令系统

系统时钟由晶体振荡器或 RC 振荡器产生，系统内部将此频率分为四个不重叠的时钟（一般称为 T 状态，分别为 T1、T2、T3、T4），一个指令周期包含了四个 T 状态，即一个指令周期为四个系统时钟周期。



指令执行时序

指令的读取与执行是以流水线方式来进行的。这种方式允许在一个指令周期进行读取指令操作，而在下一个指令周期里进行解码与执行该指令。这种流水线方式能在一个指令周期里有效地执行一个指令。但是，如果涉及到的指令要改变程序计数器（如 JMP，CALL 等），就需要花两个指令周期来完成这一条指令。

程序计数器 (Program Counter)

程序计数器是作为程序存储器寻址之用，控制了程序的流程单片机通过 PC 指向的程序存储器的地址取得一条指令码后，PC 会自动地指向下一条指令的地址 (PC 值自动加 1)。

但是若执行的是如下指令：跳转、条件跳跃、读取 PCL 的值、子程序调用、初始复位、内部或外部中断响应、子程序返回等，则 PC 要根据每一条指令获得其相应的地址来控制程序的转向。

模式	程序计数器内容											
	*10	*9	*8	*7	*6	*5	*4	*3	*2	*1	*0	
初始化复位	0	0	0	0	0	0	0	0	0	0	0	
外部中断	0	0	0	0	0	0	0	0	1	0	0	
定时/计数器溢出中断	0	0	0	0	0	0	0	1	0	0	0	
条件跳跃	PC+2											
装入 PCL	*10	*9	*8	@7	@6	@5	@4	@3	@2	@1	@0	
跳转、子程序调用	#10	#9	#8	#7	#6	#5	#4	#3	#2	#1	#0	
从子程序返回	S10	S9	S8	S7	S6	S5	S4	S3	S2	S1	S0	

程序计数器

附注： *10~*0: 程序指针位
#10~#0: 指令指针位

S10~S0: 堆栈指针位
@7~@0: PCL 位

比如执行条件跳转指令，一旦条件符合，则在当前执行指令时所获取的指令码不会被执行，并且同时会插入一个空指令周期 (dummy cycle)，换句话说，相当与执行了一个 NOP 指令 (空操作)，这样 PC 才会指向正确的指令码的地址；反之，条件不符合时，PC 将指向下一条指令的地址。

PC 的低位 (PCL) 是可读写的暂存器 (06H)。若向 PCL 写入一个值将会产生一个短程的跳跃动作，这个短程跳跃的地址范围是 256 个地址，即在 ROM 的当前页。

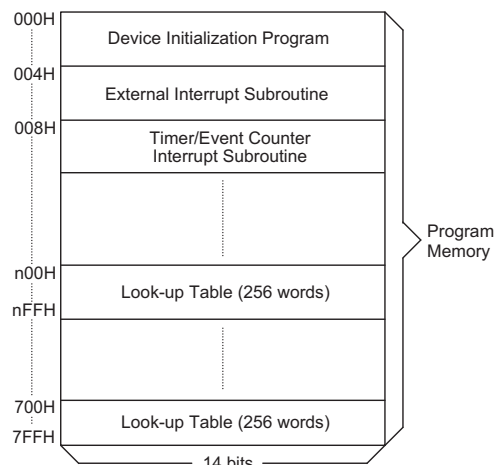
当发生控制转移时，就会加入一个空指令周期。

程序存储器 (Program Memory – ROM)

程序存储器用来存储要执行的程序指令，也包含数据、表格、中断入口地址，由 2048×14 个位组成，由 PC 和表格指针来确定其地址。

ROM 里面的某些地址是为一些特殊使用而保留的，使用时应加以注意，避免误用，导致程序运行的不正常，以下是说明：

- 地址 000H
此地址保留给程序初始化之用。当系统复位时，程序会从 000H 地址开始执行。
- 地址 004H
该地址为外部中断服务程序保留。当 \overline{INT} 引脚有触发信号输入，如果中断允许且堆栈未满，则程序会跳转到 004H 地址开始执行。服务程序。
- 地址 008H
此地址保留给定时/计数器中断服务使用。当中断是开放的，且堆栈又未满，则一旦定时/计数器发生溢出时，就能产生中断，程序会从 008H 地址开始执行中断服务程序。



Note: n ranges from 0 to 7

• 表格区 (Table Location)

ROM 内的任何地址都可被用来作为查表地址使用。查表指令为 TABRDC [m] 与 TABRDL [m]。TABRDC [m]是查表当前页的数据 [1 页=256 个字 (word)]。TABRDL [m]是查表最后一页的数据。[m]为数据被存入的地址。在执行 TABRDC [m]指令 (或 TABRDL [m] 指令) 后，将会传送当前页 (或最后一页) 上的一个字的低位字节到[m]，而这个字的高位字节传送到 TBLH (08H)。只有表格中的低位字节被定义到目标地址中，而高位字节传送到表格的高位字节寄存器 (TBLH)。TBLH 为只读寄存器。而表格指针 (TBLP; 07H) 是可以读写的寄存器，用来指明表格地址。在访问表格以前，通过对 TBLP 寄存器赋值来指明表格低位地址。高位字节寄存器 TBLH 只能读出，不能写入。如果主程序和中断服务程序 (ISR) 同时使用查表指令，那么主程序读取的高位字节 (即存放于高位字节寄存器 TBLH 之中) 可

间接寻址寄存器 (Indirect Addressing Register)

地址 00H 是间接寻址寄存器，但并无实际的地址存在。地址 00H 的任何读/写操作是依据 MP 所指向的 RAM 的地址动作。直接读取地址 00H 会得到结果 00H，而直接向该地址写值也是无效的，不会产生任何结果。

间接寻址指针寄存器 (MP) 是一个 7 位的寄存器。

累加器 (ACC)

累加器 (ACC) 与算术逻辑单元 (ALU) 有关，同样也是对应至 RAM 的地址 05H，作为运算的立即数据，存储器之间的数据传送必须经过 ACC。

算术逻辑单元 (ALU)

算术逻辑单元 (ALU) 为执行八位算术及逻辑运算的电路，提供有下列的功能：

- 算术运算 (ADD, ADC, SUB, SBC, DAA)
- 逻辑运算 (AND, OR, XOR, CPL)
- 移位 (PL, RR, RLC, RRC)
- 递增及递减 (INC, DEC)
- 分支判断 (SZ, SNZ, SIZ, SDZ 等)

ALU 不仅可以储存数据运算的结果，还可以改变状态寄存器

状态寄存器—STATUS

状态寄存器 (0AH) 由零标志位 (Z)，进位标志位 (C)，辅助进位标志位 (AC)，溢出标志位 (OV)，暂停标志位 (PDF)，看门狗定时器溢出标志位 (TO) 组成。该寄存器不仅记录状态信息，而且还控制运算顺序。

除了 TO 和 PDF 以外，状态寄存器中的位都可用指令来改变，这种情况与其它寄存器一样。任何写到状态寄存器的数据不会改变 TO 或 PDF 标志位。但是与状态寄存器有关的操作会导致状态寄存器的改变。系统上电，看门狗定时器溢出，执行 HALT 指令，或清除看门狗定时器都能改变 TO 和 PDF。

Z, OV, AC 和 C 标志位反映了最近一次的运算状态。

进入中断程序或执行子程序调用时，状态寄存器内容不会自动压入堆栈。如果状态寄存器的内容是重要的，而且子程序会改变状态寄存器的内容，那么程序员必须事先将其保存好，以免被破坏。

符号	位	功 能
C	0	如果在加法运算中结果产生了进位，或在减法运算中结果不发生借位,那么 C 被置位；反之，C 被清除。它也可被一个带进位循环移位指令影响。
AC	1	在加法运算中低四位产生了向高四位进位，或减法运算中低四位不发生从高四位借位，AC 被置位；反之，AC 被清除。
Z	2	算术运算或逻辑运算的结果为零则 Z 被置位；反之，Z 被清除。
OV	3	如果运算结果向最高位进位，但最高位并不产生进位输出，或那么 OV 被置位；反之，OV 被清除。
PDF	4	系统上电或执行了 CLR WDT 指令，PDF 被清除。执行 HALT 指令 PDF 被置位。
TO	5	系统上电或执行了 CLR WDT 指令，或执行 HALT 指令，TO 被清除。WDT 定时溢出，TO 被置位。
—	6	未定义，读出为零
—	7	未定义，读出为零

状态寄存器 (0AH)

中 断—INT

本单片机提供一个外部中断和内部定时/计数器中断。中断控制寄存器（INTC；0BH）包含了中断控制位和中断请求标志，中断控制位用来设置中断允许/禁止。

一旦有中断子程序被服务，所有其它的中断将被禁止（通过清除 EMI 位）。这种机制能防止中断嵌套。这时如有其它中断请求发生，这个中断请求的标志会被记录下来。如果在一个中断服务程序中有另一个中断需要服务的话，程序员可以设置 EMI 位及 INTC 所对应的位来允许中断嵌套服务。如果堆栈已满，该中断请求将不会被响应。即使相关的中断被允许，也要到堆栈指针发生递减时才会响应。如果需要立即得到中断服务，则必须避免让堆栈饱和。

所有的中断都具有唤醒功能。当一个中断被服务时，会将程序计数器（PC）压入堆栈，然后转移到中断服务程序的入口。只有程序计数器的内容能压入堆栈。如果寄存器和状态寄存器的内容会被中断服务程序改变，从而破坏主程序的预定控制，那么程序员必须事先将这些数据保存起来。

外部中断是由 INT 脚上的下降沿触发的，相关的中断请求位（EIF，INTC.4）被置位。当中断允许，堆栈也没有满，一个外部中断触发时，那么将会产生地址 04H 的子程序调用。中断请求标志（EIF）和 EMI 位也将被清除，以禁止其他中断发生。

内部定时/计数器中断是由定时/计数器溢出触发的，其中断请求标志（TF；INTC 的第 5 位）会被置位。当中断允许，堆栈又未滿，当发生定时/计数器中断时，就会产生地址 08H 的子程序调用。该中断请求标志位（TF）和 EMI 位将被清除，以便禁止其他中断。

在执行中断子程序期间，其他的中断响应会被屏蔽，直到执行 RETI 指令或是 EMI 位和相关的中断控制位都被置为 1（当堆栈是未滿时）。若要从中断子程序返回时，只要执行 RET 或 RETI 指令即可。RETI 指令将会自动置位 EMI 来再次允许中断服务，而 RET 则不会。

如果中断在内部二个连续的 T2 脉冲上升沿间发生，而且中断响应被允许的话，那么在第二个 T2 脉冲，该中断会被服务。如果同时发生中断服务请求，那么下列表中列出了中断服务优先等级。这种优先级也可以通过 EMI 位的复位来屏蔽。

NO	中断源	优先级	中断
A	外部中断	1	04H
B	定时/计数器中断	2	08H

中断控制寄存器（INTC）由定时/计数器中断请求标志位（TF），外部中断请求标志位（EIF），定时/计数器允许位（ETI），外部中断允许位（EEI），和主中断控制允许位（EMI）组成。EMI、EEI 和 ETI 都是用来控制中断的允许/禁止状态的。这些控制位可以用来屏蔽正在进行中断服务程序时发生的其它中断请求。一旦中断请求标志位被置位（TF，EIF），它们将在 INTC 寄存器中被保留下来，直到相关的中断被服务或由软件指令来清除。

建议不要在中断子程序中使用“CALL”指令来调用子程序，因为中断随时都可能发生，而且需要立刻给予响应。基于上述情况，如果只剩下一个堆栈，若此时中断不能很好地被控制，而且在这个中断服务程中又执行了 CALL 子程序调用，则会造成堆栈溢出，而破坏原先的控制序列。

INTC (0BH)	位	符号	功 能
	0	EMI	总中断控制位(1=允许, 0=禁止)
	1	EEI	外部中断控制位(1=允许, 0=禁止)
	2	ETI	定时/计数器中断控制位(1=允许, 0=禁止)
	3	—	未用, 读出为零
	4	EIF	外部中断请求标志位(1=有, 0=无)
	5	TF	定时/计数器中断请求位(1=有, 0=无)
	6	—	未使用位, 读出为零
7	—	未使用位, 读出为零	

中断控制寄存器—INTC （0BH）

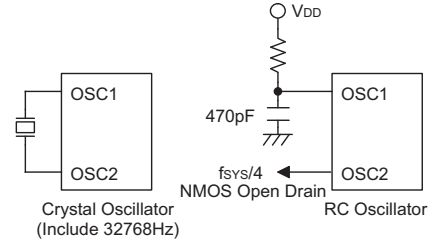
振荡器

HT48R30A-1/HT48C30-1 有三种振荡电路。这三种振荡器都是针对系统时钟而设计的，分别是外部 RC 振荡、外部晶体振荡以及内部 RC 振荡。不管所选的是哪一种振荡器，其信号都可以支持系统的时钟，可由掩膜选项设置。进入 HALT 模式会停止系统振荡器，并忽视任何外部信号以降低功耗。

如果使用外部 RC 型振荡器，在 OSC1 和 V_{DD} 之间需要一个外部电阻，其阻值范围为 24kΩ ~ 1MΩ。在 OSC2 端可获得系统频率四分频信号，用于同步外部逻辑电路。RC 振荡方式是一种低成本方案，可是，振荡频率会随着 V_{DD}、温度和制造漂移而不同。因此，在用于需要非常精确振荡频率的计时操作场合，我们并不建议使用 RC 型振荡器。

如果选用的是晶体振荡器，那么在 OSC1 和 OSC2 之间需要连接一个晶体，用来提供晶体振荡器所需要的反馈和相移。另外，在 OSC1 和 OSC2 之间还可以用谐振器代替晶体振荡器，来产生系统时钟，但是在 OSC1 和 OSC2 需要多连接两个电容器至地。如果使用的是内部的 RC 振荡器，那么 OSC1 和 OSC2 可以选择作为通用的输入/输出引脚或者是作为 32768Hz 晶体连接接口 (RTC OSC)。内部的 RC 振荡器的频率可以选择 3.2MHz、1.6MHz、800kHz 和 400kHz (在掩膜时选择)。

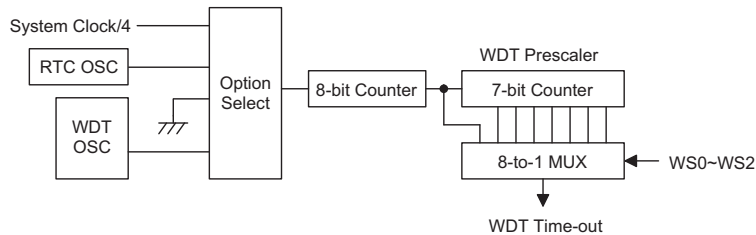
WDT 振荡器是 IC 内部 RC 型振荡器，不需要任何外部元件。即使在系统进入暂停模式，系统时钟被停止，但这个 RC 振荡器仍会运作。(其振荡周期大约为 65 μs)。在掩膜时，如欲节省电源，可在掩膜选项中关闭 WDT 振荡器。



看门狗计时器(Watchdog Timer)

WDT 的时钟源是有三种：看门狗振荡器 (WDT 振荡器)、RTC 振荡器或是指令时钟 (系统时钟 4 分频)，由掩膜选项设置。看门狗主要用来避免程序运行故障和程序跳入一死循环而导致不可预测的结果。看门狗可用掩膜选项设置为打开或关闭，如果在关闭状态，所有的 WDT 指令都是没有作用的。RTC 时钟只有在内部 RC+RTC 模式时才能工作。

如果选择了内部 WDT 振荡器 (RC 振荡周期一般为 65μs) 的话，这个频率会先除以 256 (8 级) 产生 17ms/5V 的溢出时间，这个溢出时间会因为温度，V_{DD}，以及芯片参数的漂移而变化。如果使用 WDT 的预分频器，则可实现延长 WDT 溢出时间。设置 WS2, WS1, WS0 (WDTS 的第 2、1、0 位) 会产生不同的溢出时间。举例来说，如果 WS2, WS1, WS0 的位都为 1，其分频级数最大为 1: 128，得到最长的 WDT 溢出周期 2.1s/5V。如果 WDT 振荡器被禁止，那么 WDT 的时钟来源可为指令时钟，其运作与 WDT 振荡器一样。但当在 HALT 状态时，WDT 会停止计数而失去保护功能。在这种情况下，只能由外部逻辑复位来重新启动系统。WDTS 的高四位及其第 3 位保留给用户定义标志来使用，程序员可以利用这些标志来指示某些特殊的状态。



看门狗定时器

如果单片机工作在干扰很大的环境中，那么建议使用片内的 RC 振荡器 (WDT OSC) 或是 32kHz 的晶体振荡器 (RTC OSC)，因为 HALT 模式会使系统时钟停止，看门狗也就失去了保护的功能。

在正常运作下，WDT 溢出会使系统复位并设置 TO 状态位。但在 HALT 模式下，溢出只产生一个热复位，并只能使程序计数器 PC 和堆栈指针 SP 复位。要清除 WDT 的值 (包括 WDT 预分频器) 可以有三种方法：外部复位 (低电平输入到 $\overline{\text{RES}}$ 端)，用清除看门狗指令和 HALT 指令三种。清除看门狗指令有“CLR WDT”和“CLR WDT1”及“CLR WDT2”二组指令。这两组指令中，只能选取其中一种。由掩膜选项决定。如果选择“CLR WDT”(即 CLR WDT 次数为 1)，那么只要执行 CLR WDT 指令就会清除 WDT。若选择 CLR WDT1 和 CLR WDT2 的情况下 (即 CLR WDT 次数为 2)，那么要两条指令交替使用才会清除 WDT，否则，WDT 会由于溢出而使系统复位。

WS2	WS1	WS0	分频
0	0	0	1: 1
0	0	1	1: 2
0	1	0	1: 4
0	1	1	1: 8
1	0	0	1: 16
1	0	1	1: 32
1	1	0	1: 64
1	1	1	1: 128

WDTS 寄存器
暂停模式 (HALT)

暂停模式是由 HALT 指令来实现的，系统状态如下：

- 关闭系统振荡器，但 WDT 振荡器依然工作(如果 WDT 振荡器被选择)。
- RAM 及寄存器的内容保持不变。
- WDT 被清除，并重新计数（如果 WDT 的时钟是来自 WDT 振荡器）。
- 所有的输入/输出口都保持其原先状态。
- 置位 PDF 标志位，清除 TO 标志位。

外部复位、中断或 PA 口下降沿信号或 WDT 溢出均可使系统脱离暂停状态。外部复位能使系统初始化，而 WDT 溢出能执行“热复位”。通过检测 TO 和 PDF 标志，即可了解系统复位的原因。PDF 标志位是由系统上电复位和执行 CLR WDT 指令被清除，而它的置位是由于执行了 HALT 指令。如 WDT 产生溢出，使 TO 标志位置位，同时产生唤醒，使得程序计数的 PC 和堆栈指针复位。其他都保持原状态。

PA 口的唤醒和中断的方式看作为正常运行，PA 口的每一位都可以通过掩膜选项来设定为唤醒功能。如果唤醒是来自于输入/输出口的的信号变化，程序会继续执行下一条命令。如果唤醒是来自中断的话，则会产生二种情况：如果相关的中断被禁止或中断是允许的，但堆栈已满，那么程序将继续执行下条指令，如果中断允许并且堆栈未满，那么这个中断响应就发生了。当唤醒事件发生时，要花 1024tsys（系统时钟周期）后，系统重新正常运行。这就是说，在唤醒后被插入了一个等待时间。如果唤醒是来自于中断响应，那么实际的中断程序执行就被延迟了一个以上的周期。但是如果唤醒导致下一条指令执行，那么在一个等待周期结束后指令就立即被执行。进入 HALT 模式前，如果中断请求标志位被置“1”，那么相关的中断唤醒功能被禁止。

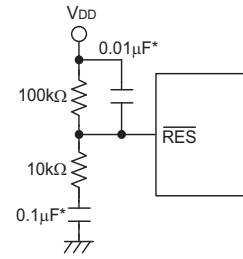
为了减小功耗，在进入 HALT 模式之前必须要小心处理输入/输出口的状态。但在 HALT 模式时，RTC 振荡器仍然运作（如果选用 RTC 振荡器）。

复位 (RESET)

有三种方法可以产生复位

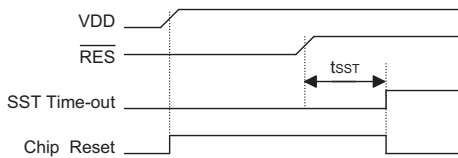
- 在正常运行时由 $\overline{\text{RES}}$ 脚产生复位。
- HALT 期间由 $\overline{\text{RES}}$ 脚产生复位。
- 正常运行时, WDT 溢出复位。

暂停模式中的看门狗定时器溢出与其它系统复位状况不同, 因为看门狗定时器溢出会执行热复位, 热复位只复位程序计数器 PC 和堆栈指针 SP, 而系统其它部分都保持原有状态。在其它复位状态下, 某些寄存器不会改变。在初始复位时, 大部分寄存器会复位成初始的状态。通过检测 PDF 和 TO 标志, 即可判断出各种不同的复位原因。

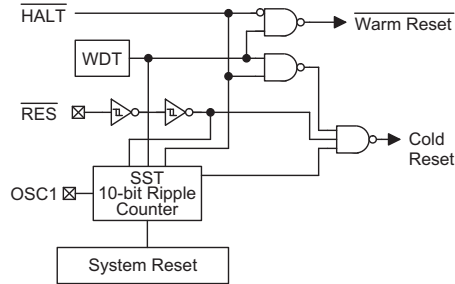


复位电路

注意: “*” 为了避免噪声干扰, 连接 $\overline{\text{RES}}$ 引脚的线应尽量短



复位时序



复位电路结构

TO	PDF	复位条件
0	0	电源上电复位
u	u	正常运作时由 $\overline{\text{RES}}$ 发生复位
0	1	由 $\overline{\text{RES}}$ 唤醒暂停模式
1	u	正常运作时发生看门狗定时器超时
1	1	由看门狗定时器唤醒暂停模式

u 表示不变

为了保证系统振荡器起振并稳定运行, SST (系统启动定时器) 当系统复位时 (上电、WDT 定时器溢出或是 $\overline{\text{RES}}$ 引脚复位) 或是 HALT 模式唤醒时, 它会提供额外的 1024 个系统时钟周期的延迟。

系统复位时, SST 被加到复位延时中。任何来自 HALT 的唤醒都将产生 SST 延迟。

当系统上电、正常运行时 WDT 溢出或 $\overline{\text{RES}}$ 脚复位, 系统需要额外增加一个加载 Option 的时间。系统复位时各功能单元的状态如下所示:

程序计数器(PC)	000H
中断	禁止
预分频器	清除
看门狗定时器	清除, 复位后看门狗定时器开始计数
定时/计数器	关闭
输入/输出口	输入模式
堆栈指针	指向堆栈的顶端

特殊功能寄存状态概述表

寄存器	上电复位	正常运行期间		暂停模式	
		WDT 溢出	RES端复位	RES端复位	WDT 溢出*
TMR	xxxx xxxx	xxxx xxxx	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMRC	00-0 1000	00-0 1000	00-0 1000	00-0 1000	uu-u uuuu
PC	000H	000H	000H	000H	000H
MP	-xxx xxxx	-uuu uuuu	-uuu uuuu	-uuu uuuu	-uuu uuuu
ACC	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBLP	xxxx xxxx	uuuu uuuu	uuuu uuuu	uuuu uuuu	uuuu uuuu
TBLH	--xx xxxx	--uu uuuu	--uu uuuu	--uu uuuu	--uu uuuu
STATUS	--00 xxxx	--lu uuuu	--uu uuuu	--01 uuuu	--11 uuuu
INTC	--00 -000	--00 -000	--00 -000	--00 -000	--uu -uuu
WDTS	0000 0111	0000 0111	0000 0111	0000 0111	uuuu uuuu
PA	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PAC	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PB	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PBC	1111 1111	1111 1111	1111 1111	1111 1111	uuuu uuuu
PC	--11 1111	--11 1111	--11 1111	--11 1111	--uu uuuu
PCC	--11 1111	--11 1111	--11 1111	--11 1111	--uu uuuu
PG	---- -111	---- -111	---- -111	---- -111	---- -uuu
PGC	---- -111	---- -111	---- -111	---- -111	---- -uuu

- 注意:
1. “*” 表示“热复位”。
 2. “U” 表示不变化。
 3. “X” 表示不确定。

定时/计数器

HT48R30A-1/HT48C30-1 提供一个定时/计数器。该定时/计数器是一个 8 位可编程的向上计数的计数器，该定时/计数器的时钟来源可以是外部信号输入、系统时钟或是 RTC 时钟。

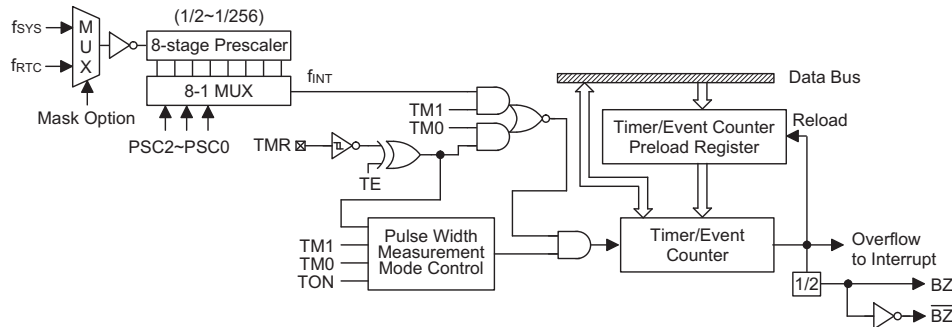
如果采用内部系统时钟，时钟源来自 f_{sys} 或 f_{RTC} （当系统时钟选内部的 RC+RTC 模式时），由掩膜选项设定。外部时钟输入，可以用来计数外部事件、测量时间间隔、脉冲宽度或产生一个精确的时基。

无论是外部还是内部时钟来源，定时/计数器可以产生 PFD 信号，PFD 信号频率是 $f_{int}/[2 \times (256-N)]$ 。

符号	位	功能
PSC0~PSC2	0-2	定义预分频器级数, PSC2, PSC1, PSC0= 000: $f_{INT}= f_{sys}/2$ 或者 $f_{RTC}/2$ 001: $f_{INT}= f_{sys}/4$ 或者 $f_{RTC}/4$ 010: $f_{INT}= f_{sys}/8$ 或者 $f_{RTC}/8$ 011: $f_{INT}= f_{sys}/16$ 或者 $f_{RTC}/16$ 100: $f_{INT}= f_{sys}/32$ 或者 $f_{RTC}/32$ 101: $f_{INT}= f_{sys}/64$ 或者 $f_{RTC}/64$ 110: $f_{INT}= f_{sys}/128$ 或者 $f_{RTC}/128$ 111: $f_{INT}= f_{sys}/256$ 或者 $f_{RTC}/256$
TE	3	定义定时/计数器 TMR 的触发方式 (0=上升沿作用, 1=下降沿作用)
TON	4	打开/关闭定时/计数器(1=打开, 0=关闭)
—	5	未用, 读出为 0
TM0 TM1	6 7	定义工作模式 01=外部事件计数模式(外部时钟) 10=定时模式(内部时钟) 11=脉冲宽度测量模式 00=未用

TMRC 寄存器 (0EH)

有两个寄存器与定时/计数器相关联，即 TMR ([0DH]) 和 TMRC ([0EH])。有两个物理寄存器对应 TMR 的位置。写入 TMR 会将初始值装入到定时/计数器的预置寄存器中，而读 TMR 则会获得定时/计数器的内容。TMRC 是定时/计数器控制寄存器。



定时/计数器

TM0 和 TM1 用来定义工作模式。外部事件计数模式用来记录外部事件，它的时钟来自外部 TMR 引脚输入。定时器模式是一个常用模式，它的时钟源来自 f_{INT} 时钟或是 RTC 时钟。脉冲宽度测量模式用来计算引脚 TMR 上的高/低电平的宽度。计数是基于 f_{INT} 时钟或者 RTC 时钟。

在外部事件计数或定时器模式中，一旦定时/计数器开始计数，它将会从当前定时/计数器中的数值向上计数到 0FFH。一旦产生溢出，计数器会从定时/计数器预置寄存器重新装载初值，并且同时产生相应的中断请求状态位 (TF ; INTC 的第 5 位)。

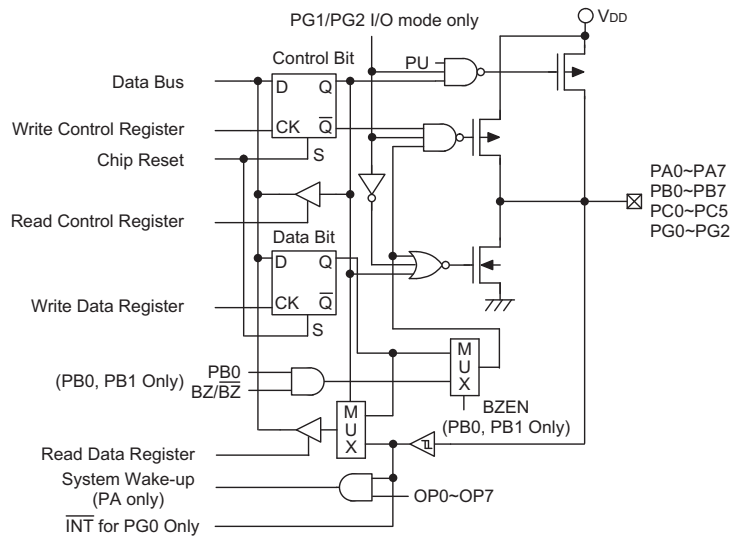
在脉冲宽度测量中，将 TON 和 TE 置为“1”，如果 TMR 接收到上升沿（如果 TE 位是零，下降沿），就开始计数，直到 TMR 返回到原来的电平，同时复位 TON 位。测量的结果被保留在定时/计数器中，甚至电平跳变再一次发生也不会改变。换句话说，一次只能测量一个脉冲宽度。当 TON 重新被置位，只要再接到

跳变信号，那么测量过程会再次执行。要注意在这个操作模式中，定时/计数器的启动计数不是根据逻辑电平，而是依据信号的边沿跳变触发。一旦发生计数器溢出，计数器会从定时/计数器的预置寄存器重新装入，并引发中断请求，这种情况与其另外两个模式一样。要使得计数运行，只要将定时器启动位（TON；TMRC 的第 4 位）置 1。在脉宽测量模式中，TON 在测量周期结束后自动被清零。但在另外两个模式中，TON 只能由指令来复位。定时/计数器的溢出是唤醒的信号之一。不管任何模式，若写 0 到 ETI 位即可禁止相应的中断服务。

在定时/计数器为关闭的状态下，写数据到定时/计数器的预置寄存器之中，同时也会将数据装入定时/计数器中。但若是定时/计数器已经开启，写到定时/计数器的数据只会被保留在定时/计数器的预置寄存器中，直到定时/计数器发生计数溢出为止，再由预置寄存器加载新的值。当定时/计数器的数据被读取时，计数会被停止，以防出错。停止计数会导致计数错误，所以程序员必须仔细加以考虑。

TMRC 的 0~2 位被用于定义定时/计数器的内部时钟源的预分频级数。定义如表所示。定时/计数器的溢出信号可用于产生驱动蜂鸣器的 PFD 信号。

输入/输出



输入/输出

单片机具有 25 个双向输入输出，标号从 PA 到 PC 以及 PG，其分别对应的 RAM 的 [12H], [14H], [16H] 和 [1EH]。所有的输入/输出都能被作为输入或输出使用。就输入而言这些口不具有锁存功能，即，输入数据必须在“MOV A, [m]” (m=12H, 14H, 16H 或 1EH) 指令的 T2 上升沿被准备好。对输出而言，所有的数据被锁存并保持不变，直到输出锁存器重新被改写。

每个 I/O 口都有其自己的控制寄存器（PAC, PBC, PCC, PGC），用来控制输入/输出的设置。使用控制寄存器，可对 CMOS 输出或带或不带上拉电阻的斯密特触发输入在软件下动态地进行改变。要设置为输入功能，相应的控制寄存器必须写“1”。信号源的输入也取决于控制寄存器。如果控制寄存器的某位值为“1”那么输入信号是读取自这个引脚（PAD）的状态，但是如果控制寄存器的某位值为“0”，那么锁存器的内容将会被送到内部总线。后者，会在“读改写”指令中发生。

对于输出功能，只能设置为 CMOS 输出。这些控制寄存器是对应于内存的 13H, 15H, 17H 和 1FH 地址。

芯片复位后，这些输入/输出都会是高电平或浮空状态（取决于上拉电阻的选项）。每一个输入/输出锁存位都能被 SET [m].i 或 CLR [m].i 指令置位或清零，（m=12H, 14H, 16H 或 1EH。）

某些指令会首先输入数据然后进行输出操作。例如，SET [m].i，CLR [m].i，CPL [m]和 CPLA [m]指令，读取输入口的状态到 CPU，执行这个操作（位操作），然后将数据写回锁存器或累加器。

PA 的每一个口都具有唤醒系统的能力。PG 口的高 5 位在物理上是不存在的；读这些位将返回“0”，而写这些位结果为无操作。请看应用注释。

所有的输入/输出都可以有上拉电阻的选择。一旦选择上拉电阻，所有的输入/输出都具有上拉电阻。必须要注意的是：没有上拉电阻的输入/输出，在输入模式时会产生浮空状态。

PB0 和 PB1 分别与 BZ 和 \overline{BZ} 管脚复用。如果选择为 BZ/ \overline{BZ} 输出，PB0/PB1 在输出模式时的输出信号将是由定时/计数器的溢出信号产生的 PFD 信号。在输入模式始终保持它的原来的功能。一旦 BZ/ \overline{BZ} 的选项被选择，蜂鸣器的输出信号只受 PB0 数据寄存器控制。PB0/PB1 的输入/输出功能如下所示：

PB0 输入/输出	I	I	O	O	O	O	O	O	O	O
PB1 输入/输出	I	O	I	I	I	O	O	O	O	O
PB0 模式	×	×	C	B	B	C	B	B	B	B
PB1 模式	×	C	×	×	×	C	C	C	B	B
PB0 数据	×	×	D	0	1	D0	0	1	0	1
PB1 数据	×	D	×	×	×	D1	D	D	×	×
PB0 Pad 状态	I	I	D	0	B	D0	0	B	0	B
PB1 Pad 状态	I	D	I	I	I	D1	D	D	0	B

注释: I: 输入; O: 输出; D, D0, D1 : 数据;
 B: 蜂鸣器的选项, BZ 或 \overline{BZ} ; ×: 任意值;
 C: CMOS 输出;

PG0 与 \overline{INT} 管脚共用引脚。

在系统振荡为“内部 RC+输入/输出”时, PG1、PG2 分别与 OSC1、OSC2 共用引脚。一旦选择了“内部 RC+输入/输出”模式, PG1、PG2 就可以作为通用输入/输出口使用; 否则 PG1 和 PG2 上就没有上拉电阻及输入/输出功能。

为了避免在浮空状态下功耗太大, 建议将未用的或没有连结到外部的输入/输出口由软件指令设置成输出引脚。

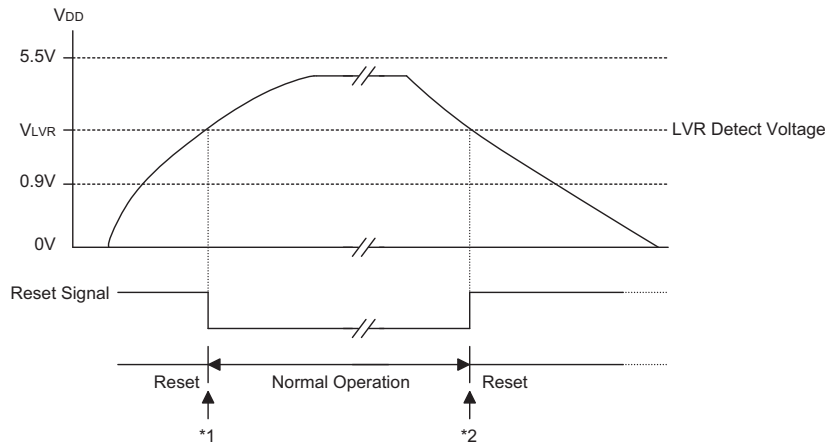
低电压复位 (LVR)

为了监控器件的工作电压，单片机提供低电压复位电路。如果器件的工作电压在 $0.9V \sim V_{LVR}$ 之间，例如电池电压的变化，那么 LVR 会自动使器件产生内部复位

LVR 具有下列功能说明：

- 低电压 (0.9 伏 $\sim V_{LVR}$ 伏) 的状态必须持续 $1ms$ 以上。如果低电压的状态没持续 $1ms$ 以上，那么 LVR 会忽视它而不去执行复位功能。
- LVR 通过与 \overline{RES} 信号的“或”的功能来执行系统复位。

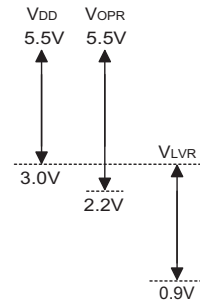
V_{DD} 与 V_{LVR} 之间的关系如下所示：



低电压复位

注意：

- *1: 要保证系统振荡器起振并稳定运行，在系统进入正常运行以前，SST 提供额外的 1024 个系统时钟周期的延迟。
- *2: 因为低电压状态必须保持 $1ms$ 以上，因此进入复位模式就要有 $1ms$ 的延迟。



注: V_{OPR} 为系统时钟 $4MHz$ 时

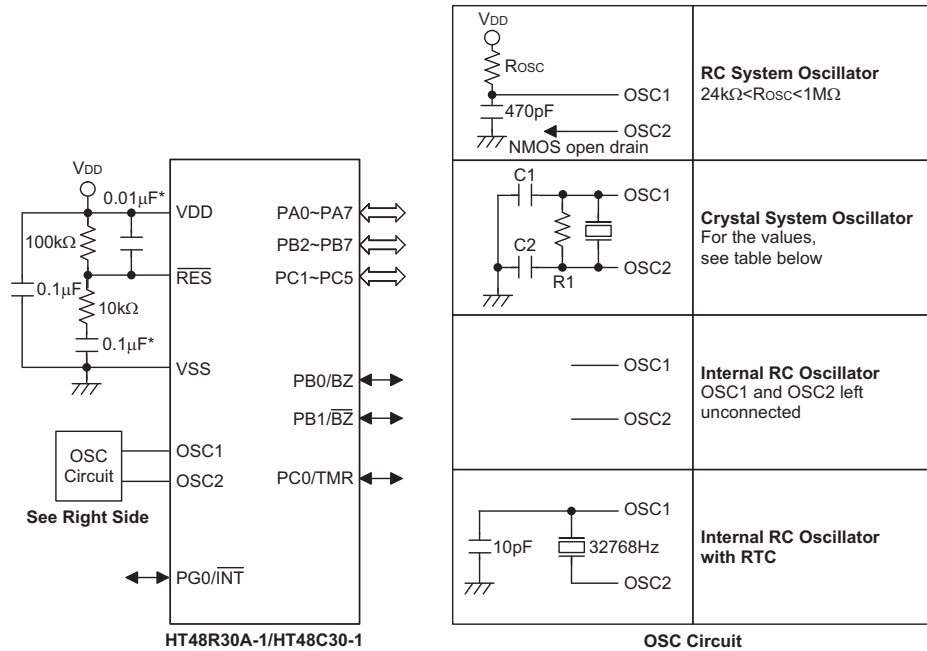
一般芯片正常工作电压的范

掩膜选项

下表示出了这种单片机的各种类型的掩膜选项。所有的掩膜选项必须正确定义。

编号	选项
1	WDT 时钟源: WDT 振荡或 F _{sys} /4 或 RTC 振荡或关闭
2	CLR WDT 指令: 1 或 2 条指令
3	定时/计数器时钟来源: f _{sys} 或 RTC 振荡
4	PA 口唤醒 (位): 有/没有
5	PA 端口: CMOS/斯密特输入
6	PA、PB、PC、PG 端口上拉电阻: 有/没有
7	BZ 选项: 打开/关闭
8	LVR: 打开/关闭
9	系统振荡器: 外部 RC 振荡/外部晶体振荡/内部 RC+RTC 或内部 RC+PG1/PG2
10	内部 RC 振荡频率选择: 3.2MHz, 1.6MHz, 800kHz 或 400kHz

应用电路



注意：电阻和电容值选取的原则是使 VDD 保持稳定并在 RES 置为高以前把工作电压保持在允许的范围内。
“*” 为了避免噪声干扰，连接 RES 引脚的线请尽可能地短

下表所示为根据不同的晶振值选择 R1、C1、C2

晶体振荡或谐振器	C1, C2	R1
4MHz 晶振	0pF	10k Ω
4MHz 谐振器	10pF	12k Ω
3.58MHz 晶振	0pF	10k Ω
3.58MHz 谐振器	25pF	10k Ω
2MHz 晶振和谐振器	25pF	10k Ω
1MHz 晶振	35pF	27k Ω
480KHz 谐振器	300pF	9.1k Ω
455KHz 谐振器	300pF	10k Ω
429KHz 谐振器	300pF	10k Ω

电阻 R1 保证了在低电压状态下，晶振被关闭。这里的低电压，是指低于 MCU 正常工作电压范围。请注意，当启动了 LVR 功能，R1 可以不接。

指令集

简介

任何单片机成功运作的核心在于它的指令集，此指令集为一组程序指令码，用来指导单片机如何去执行指定的工作。在盛群单片机中，提供了丰富且灵活的指令，共超过六十条，程序设计者可以事半功倍地实现他们的应用。

为了更加容易理解各种各样的指令码，接下来按功能分组介绍它们。

指令周期

大部分的操作均只需要一个指令周期来执行。分支、调用或查表则需要两个指令周期。一个指令周期相当于四个系统时钟周期，因此如果在 8MHz 的系统时钟振荡器下，大部分的操作将在 0.5 μ s 中执行完成，而分支或调用操作则将在 1 μ s 中执行完成。虽然需要两个指令周期的指令通常指的是 JMP、CALL、RET、RETI 和查表指令，但如果牵涉到程序计数器低字节寄存器 PCL 也将多花费一个周期去加以执行。即指令改变 PCL 的内容进而导致直接跳转至新地址时，需要多一个周期去执行，例如“CLR PCL”或“MOV PCL, A”指令。对于跳转指令必须注意的是，如果比较的结果牵涉到跳转动作将多花费一个周期，如果没有则需一个周期即可。

数据的传送

单片机程序中数据传送是使用最为频繁的操作之一，使用三种 MOV 的指令，数据不但可以从寄存器转移至累加器(反之亦然)，而且能够直接移动立即数到累加器。数据传送最重要的应用之一是从输入端口接收数据或者传送数据到输出端口。

算术运算

算术运算和数据处理是大部分单片机应用所必需具备的能力，在盛群单片机内部的指令集中，可直接实现加与减的运算。当加法的结果超出 255 或减法的结果少于 0 时，要注意正确的处理进位和借位的问题。INC、INCA、DEC 和 DECA 指令提供了对一个指定地址的值加一或减一的功能。

逻辑和移位运算

标准逻辑运算例如 AND、OR、XOR 和 CPL 全都包含在盛群单片机内部的指令集中。大多数牵涉到数据运算的指令，数据的传送必须通过累加器。在所有逻辑数据运算中，如果运算结果为零，则零标志位将被置位，另外逻辑数据运用形式还有移位指令，例如 RR、RL、RRC 和 RLC 提供了向左或向右移动一位的方法。不同的移位指令可满足不同的应用需要。移位指令常用于串行端口的程序应用，数据可从内部寄存器转移至进位标志位，而此位则可被检验，移位运算还可应用在乘法与除法的运算组成中。

分支和控制的转换

程序分支是采取使用 JMP 指令跳转至指定地址或使用 CALL 指令调用子程序的形式，两者之不同在于当子程序被执行完毕后，程序必须马上返回原来的地址。这个动作是由放置在子程序里的返回指令 RET 来实现，它可使程序跳回 CALL 指令之后的地址。在 JMP 指令中，程序则只是跳到一个指定的地址而已，并不需如 CALL 指令般跳回。一个非常有用的分支指令是条件跳转，跳转条件是由数据存储器或指定位来加以决定。遵循跳转条件，程序将继续执行下一条指令或略过且跳转至接下来的指令。这些分支指令是程序走向的关键，跳转条件可能是外部开关输入，或者是内部数据位的值。

位运算

提供数据存储器中单个位的运算指令是盛群单片机的特性之一。这特性对于输出端口位的设置尤其有用，其中个别的位或端口的引脚可以使用“SET [m].i”或“CLR [m].i”指令来设定其为高位或低位。如果没有这特性，程序设计师必须先读入输入输出的 8 位数据，处理这些数据，然后再输出正确的新数据。这种读入-修改-写出的过程现在则被位运算指令所取代。

查表运算

数据的储存通常由寄存器完成，然而当处理大量固定的数据时，它的存储量常常造成对个别存储器的不便。为了改善此问题，盛群单片机允许在程序存储器中建立一个表格作为数据可直接存储的区域，只需要一组简易的指令即可对数据进行查表。

其它运算

除了上述功能指令外，其它指令还包括用于省电的“HALT”指令和使程序在极端电压或电磁环境下仍能正常工作的看门狗定时器控制指令。这些指令的使用则请查阅相关的章节。

指令集概要

惯例

x: 立即数

m: 数据存储器地址

A: 累加器

i: 第 0~7 位

addr: 程序存储器地址

助记符	说明	指令周期	影响标志位
算术运算			
ADD A,[m]	ACC 与数据存储器相加, 结果放入 ACC	1	Z,C,AC,OV
ADDM A,[m]	ACC 与数据存储器相加, 结果放入数据存储器	1 ^注	Z,C,AC,OV
ADD A,x	ACC 与立即数相加, 结果放入 ACC	1	Z,C,AC,OV
ADC A,[m]	ACC 与数据存储器、进位标志相加, 结果放入 ACC	1	Z,C,AC,OV
ADCM A,[m]	ACC 与数据存储器、进位标志相加, 结果放入数据存储器	1 ^注	Z,C,AC,OV
SUB A,x	ACC 与立即数相减, 结果放入 ACC	1	Z,C,AC,OV
SUB A,[m]	ACC 与数据存储器相减, 结果放入 ACC	1	Z,C,AC,OV
SUBM A,[m]	ACC 与数据存储器相减, 结果放入数据存储器	1 ^注	Z,C,AC,OV
SBC A,[m]	ACC 与数据存储器、进位标志的反相减, 结果放入 ACC	1	Z,C,AC,OV
SBCM A,[m]	ACC 与数据存储器、进位标志相减, 结果放入数据存储器	1 ^注	Z,C,AC,OV
DAA [m]	将加法运算中放入 ACC 的值调整为十进制数, 并将结果放入数据存储器	1 ^注	C
逻辑运算			
AND A,[m]	ACC 与数据存储器做“与”运算, 结果放入 ACC	1	Z
OR A,[m]	ACC 与数据存储器做“或”运算, 结果放入 ACC	1	Z
XOR A,[m]	ACC 与数据存储器做“异或”运算, 结果放入 ACC	1	Z
ANDM A,[m]	ACC 与数据存储器做“与”运算, 结果放入数据存储器	1 ^注	Z
ORM A,[m]	ACC 与数据存储器做“或”运算, 结果放入数据存储器	1 ^注	Z
XORM A,[m]	ACC 与数据存储器做“异或”运算, 结果放入数据存储器	1 ^注	Z
AND A,x	ACC 与立即数做“与”运算, 结果放入 ACC	1	Z
OR A,x	ACC 与立即数做“或”运算, 结果放入 ACC	1	Z
XOR A,x	ACC 与立即数做“异或”运算, 结果放入 ACC	1	Z
CPL [m]	对数据存储器取反, 结果放入数据存储器	1 ^注	Z
CPLA [m]	对数据存储器取反, 结果放入 ACC	1	Z
递增和递减			
INCA [m]	递增数据存储器, 结果放入 ACC	1	Z
INC [m]	递增数据存储器, 结果放入数据存储器	1 ^注	Z
DECA [m]	递减数据存储器, 结果放入 ACC	1	Z
DEC [m]	递减数据存储器, 结果放入数据存储器	1 ^注	Z

助记符	说明	指令周期	影响标志位
移位			
RRA [m]	数据存储器右移一位, 结果放入 ACC	1	无
RR [m]	数据存储器右移一位, 结果放入数据存储器	1 ^注	无
RRCA [m]	带进位将数据存储器右移一位, 结果放入 ACC	1	C
RRC [m]	带进位将数据存储器右移一位, 结果放入数据存储器	1 ^注	C
RLA [m]	数据存储器左移一位, 结果放入 ACC	1	无
RL [m]	数据存储器左移一位, 结果放入数据存储器	1 ^注	无
RLCA [m]	带进位将数据存储器左移一位, 结果放入 ACC	1	C
RLC [m]	带进位将数据存储器左移一位, 结果放入数据存储器	1 ^注	C
数据传送			
MOV A,[m]	将数据存储器送至 ACC	1	无
MOV [m],A	将 ACC 送至数据存储器	1 ^注	无
MOV A,x	将立即数送至 ACC	1	无
位运算			
CLR [m].i	清除数据存储器的位	1 ^注	无
SET [m].i	置位数据存储器的位	1 ^注	无
转移			
JMP addr	无条件跳转	2	无
SZ [m]	如果数据存储器为零, 则跳过下一条指令	1 ^注	无
SZA [m]	数据存储器送至 ACC, 如果内容为零, 则跳过下一条指令	1 ^注	无
SZ [m].i	如果数据存储器的第 i 位为零, 则跳过下一条指令	1 ^注	无
SNZ [m].i	如果数据存储器的第 i 位不为零, 则跳过下一条指令	1 ^注	无
SIZ [m]	递增数据存储器, 如果结果为零, 则跳过下一条指令	1 ^注	无
SDZ [m]	递减数据存储器, 如果结果为零, 则跳过下一条指令	1 ^注	无
SIZA [m]	递增数据存储器, 将结果放入 ACC, 如果结果为零, 则跳 过下一条指令	1 ^注	无
SDZA [m]	递减数据存储器, 将结果放入 ACC, 如果结果为零, 则跳 过下一条指令	1 ^注	无
CALL addr	子程序调用	2	无
RET	从子程序返回	2	无
RET A,x	从子程序返回, 并将立即数放入 ACC	2	无
RETI	从中断返回	2	无
查表			
TABRDC [m]	读取当前页的 ROM 内容, 并送至数据存储器 and TBLH	2 ^注	无
TABRDL [m]	读取最后页的 ROM 内容, 并送至数据存储器 and TBLH	2 ^注	无
其它指令			
NOP	空指令	1	无
CLR [m]	清除数据存储器	1 ^注	无
SET [m]	置位数据存储器	1 ^注	无
CLR WDT	清除看门狗定时器	1	TO,PDF
CLR WDT1	预清除看门狗定时器	1	TO,PDF
CLR WDT2	预清除看门狗定时器	1	TO,PDF
SWAP [m]	交换数据存储器的高低字节, 结果放入数据存储器	1 ^注	无
SWAPA [m]	交换数据存储器的高低字节, 结果放入 ACC	1	无
HALT	进入暂停模式	1	TO,PDF

注: 1、对跳转指令而言, 如果比较的结果牵涉到跳转即需 2 个周期, 如果没有发生跳转, 则只需一个周期。

2、任何指令若要改变 PCL 的内容将需要 2 个周期来执行。

3、对于“CLR WDT1”或“CLR WDT2”指令而言, TO 和 PDF 标志位也许会受执行结果影响,“CLR WDT1”和“CLR WDT2”被连续地执行后, TO 和 PDF 标志位会被清除, 除此之外 TO 和 PDF 标志位保持不变。

指令定义

- ADC A, [m]** Add data memory and carry to the accumulator
 说明: 将指定的数据存储器、累加器内容以及进位标志相加, 结果存放到累加器。
 运算过程: $ACC \leftarrow ACC + [m] + C$
 影响标志位: OV、Z、AC、C
- ADCM A, [m]** Add the accumulator and carry to the accumulator
 说明: 将指定的数据存储器、累加器内容和进位标志位相加, 结果存放到指定的数据存储器。
 运算过程: $[m] \leftarrow ACC + [m] + C$
 影响标志位: OV、Z、AC、C
- ADD A, [m]** Add data memory to the accumulator
 说明: 将指定的数据存储器内容和累加器内容相加, 结果存放到累加器。
 运算过程: $ACC \leftarrow ACC + [m]$
 影响标志位: OV、Z、AC、C
- ADD A, x** Add immediate data to the accumulator
 说明: 将累加器和立即数相加, 结果存放到累加器。
 运算过程: $ACC \leftarrow ACC + x$
 影响标志位: OV、Z、AC、C
- ADDM A, [m]** Add the accumulator to the data memory
 说明: 将指定的数据存储器内容和累加器内容相加, 结果存放到指定的数据存储器。
 运算过程: $[m] \leftarrow ACC + [m]$
 影响标志位: OV、Z、AC、C
- AND A, [m]** Logical AND accumulator with data memory
 说明: 将累加器中的数据和指定数据存储器内容做逻辑与, 结果存放到累加器。
 运算过程: $ACC \leftarrow ACC \text{ "AND" } [m]$
 影响标志位: Z
- AND A, x** Logical AND immediate data to the accumulator
 说明: 将累加器中的数据和立即数做逻辑与, 结果存放到累加器。
 运算过程: $ACC \leftarrow ACC \text{ "AND" } x$
 影响标志位: Z
- ANDM A, [m]** Logical AND data memory with the accumulator
 说明: 将指定数据存储器内容和累加器中的数据做逻辑与, 结果存放到数据存储器。
 运算过程: $[m] \leftarrow ACC \text{ "AND" } [m]$
 影响标志位: Z
- CALL addr** Subroutine call
 说明: 无条件的调用指定地址的子程序, 此时程序计数器先加 1 获得下一个要执行的指令地址并压入堆栈, 接着载入指定地址并从新地址执行程序。由于指令需要额外的运算, 所以此指令为 2 个周期。
 运算过程: $Stack \leftarrow Program\ Counter + 1$
 $Program\ Counter \leftarrow addr$
 影响标志位: 无

CLR	[m]	Clear data memory
说明:		将指定数据存储器的内容清零。
运算过程:		$[m] \leftarrow 00H$
影响标志位:		无
CLR	[m].i	Clear bit of data memory
说明:		将指定数据存储器的 i 位内容清零。
运算过程:		$[m].i \leftarrow 0$
影响标志位:		无
CLR	WDT	Clear Watchdog Timer
说明:		WDT 计数器、暂停标志位 PDF 和看门狗溢出标志位 TO 清零。
运算过程:		WDT $\leftarrow 00H$ PDF & TO $\leftarrow 0$
影响标志位:		TO、PDF
CLR	WDT1	Preclear Watchdog Timer
说明:		PDF 和 TO 标志位都被清 0。必须配合 CLR WDT2 一起使用清除 WDT 计时器。当程序仅执行 CLR WDT1，而没有执行 CLR WDT2 时，PDF 与 TO 保留原状态不变。
运算过程:		WDT $\leftarrow 00H$ PDF & TO $\leftarrow 0$
影响标志位:		TO、PDF
CLR	WDT2	Preclear Watchdog Timer
说明:		PDF 和 TO 标志位都被清 0。必须配合 CLR WDT1 一起使用清除 WDT 计时器。当程序仅执行 CLR WDT2，而没有执行 CLR WDT1 时，PDF 与 TO 保留原状态不变。
运算过程:		WDT $\leftarrow 00H$ PDF & TO $\leftarrow 0$
影响标志位:		TO、PDF
CPL	[m]	Complement data memory
说明:		将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或从 0 变 1。
运算过程:		$[m] \leftarrow \overline{[m]}$
影响标志位:		Z
CPL	A	[m] Complement data memory
说明:		将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或从 0 变 1，结果被存放回累加器且数据寄存器的内容保持不变。
运算过程:		ACC $\leftarrow \overline{[m]}$
影响标志位:		Z
DAA	[m]	Decimal-Adjust accumulator for addition
说明:		将累加器中的内容转换为 BCD（二进制转成十进制）码。如果低四位的值大于“9”或 AC=1，那么 BCD 调整就执行对原值加“6”，否则原值保持不变；如果高四位的值大于“9”或 C=1，那么 BCD 调整就执行对原值加“6”。BCD 转换实质上是根据累加器和标志位执行 00H, 06H, 60H 或 66H 的加法运算，结果存放到数据存储器。只有进位标志位 C 受影响，用来指示原始 BCD 的和是否大于 100，并可以进行双精度十进制数的加法运算。
操作:		$[m] \leftarrow ACC+00H$ 或 $[m] \leftarrow ACC+06H$ $[m] \leftarrow ACC+60H$ 或 $[m] \leftarrow ACC+66H$
影响标志位:		C

DEC	[m]	Decrement data memory
说明:		将指定数据存储器的内容减 1。
运算过程:		$[m] \leftarrow [m]-1$
影响标志位:		Z
DECA	[m]	Decrement data memory and place result in the accumulator
说明:		将指定数据存储器的内容减 1，把结果存放回累加器并保持指定数据存储器的内容不变。
运算过程:		$ACC \leftarrow [m]-1$
影响标志位:		Z
HALT		Enter power down mode
说明:		此指令终止程序执行并关掉系统时钟，RAM 和寄存器的内容保持原状态，WDT 计数器和分频器被清“0”，暂停标志位 PDF 被置位 1，WDT 溢出标志位 TO 被清 0。
运算过程:		$PDF \leftarrow 1$ $TO \leftarrow 0$
影响标志位:		TO、PDF
INC	[m]	Increment data memory
说明:		将指定数据存储器的内容加 1。
运算过程:		$[m] \leftarrow [m]+1$
影响标志位:		Z
INCA	[m]	Increment data memory and place result in the accumulator
说明:		将指定数据存储器的内容加 1，结果存放回累加器并保持指定的数据存储器内容不变。
运算过程:		$ACC \leftarrow [m]+1$
影响标志位:		Z
JMP addr		Directly jump
说明:		程序计数器的内容无条件地由被指定的地址取代，程序由新的地址继续执行。当新的地址被加载时，必须插入一个空指令周期，所以此指令为 2 个周期的指令。
运算过程:		$PC \leftarrow \text{addr}$
影响标志位:		无
MOV A, [m]		Move data memory to the accumulator
说明:		将指定数据存储器的内容复制到累加器。
运算过程:		$ACC \leftarrow [m]$
影响标志位:		无
MOV A, x		Move immediate data to the accumulator
说明:		将 8 位立即数载入累加器。
运算过程:		$ACC \leftarrow x$
影响标志位:		无
MOV [m], A		Move the accumulator data to memory
说明:		将累加器的内容复制到指定的数据存储器。
运算过程:		$[m] \leftarrow ACC$
影响标志位:		无

NOP	No operation
说明:	空操作, 顺序执行下一条指令。
运算过程:	$PC \leftarrow PC+1$
影响标志位:	无
OR A, [m]	Logical OR accumulator with data memory
说明:	将累加器中的数据和指定的数据存储器内容逻辑或, 结果存放到累加器。
运算过程:	$ACC \leftarrow ACC \text{ "OR" } [m]$
影响标志位:	Z
OR A, x	Logical OR immediate data to the accumulator
说明:	将累加器中的数据和立即数逻辑或, 结果存放到累加器。
运算过程:	$ACC \leftarrow ACC \text{ "OR" } x$
影响标志位:	Z
ORM A, [m]	Logical OR data memory with accumulator
说明:	将存在指定数据存储器中的数据和累加器逻辑或, 结果放到数据存储器。
运算过程:	$[m] \leftarrow ACC \text{ "OR" } [m]$
影响标志位:	Z
RET	Return from subroutine
说明:	将堆栈寄存器中的程序计数器值恢复, 程序由取回的地址继续执行。
运算过程:	$PC \leftarrow Stack$
影响标志位:	无
RETA, x	Return and place immediate data in the accumulator
说明:	将堆栈寄存器中的程序计数器值恢复且累加器载入指定的立即数, 程序由取回的地址继续执行。
运算过程:	$PC \leftarrow Stack$ $ACC \leftarrow x$
影响标志位:	无
RETI	Return from interrupt
说明:	将堆栈寄存器中的程序计数器值恢复且中断功能通过设置 EMI 位重新使能。EMI 是控制中断使能的主控制位。如果在执行 RETI 指令之前还有中断未被相应, 则这个中断将在返回主程序之前被相应。
运算过程:	$PC \leftarrow Stack$ $EMI \leftarrow 1$
影响标志位:	无
RL [m]	Rotate data memory left
说明:	将指定数据存储器的内容左移 1 位, 且第 7 位移到第 0 位。
运算过程:	$[m].(i+1) \leftarrow [m].i \quad (i=0\sim6)$ $[m].0 \leftarrow [m].7$
影响标志位:	无
RLA [m]	Rotate data memory left and place result in the accumulator
说明:	将指定数据存储器的内容左移 1 位, 且第 7 位移到第 0 位, 结果送到累加器, 而指定数据存储器内容保持不变。
运算过程:	$ACC.(i+1) \leftarrow [m].i \quad (i=0\sim6)$ $ACC.0 \leftarrow [m].7$
影响标志位:	无

RLC	[m]	<p>Rotate data memory left through carry</p> <p>说明：将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位。</p> <p>运算过程：$[m].(i+1) \leftarrow [m].i \quad (i=0\sim6)$ $[m].0 \leftarrow C$ $C \leftarrow [m].7$</p> <p>影响标志位：C</p>
RLCA	[m]	<p>Rotate left through carry and place result in the accumulator</p> <p>说明：将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。</p> <p>运算过程：$ACC.(i+1) \leftarrow [m].i \quad (i=0\sim6)$ $ACC.0 \leftarrow C$ $C \leftarrow [m].7$</p> <p>影响标志位：CRR [m] Rotate data memory right</p> <p>说明：将指定数据存储器的内容循环右移 1 位且第 0 位移到第 7 位。</p> <p>运算过程：$[m].i \leftarrow [m].(i+1) \quad (i=0\sim6)$ $[m].7 \leftarrow [m].0,$</p> <p>影响标志位：无</p>
RRA	[m]	<p>Rotate right and place result in the accumulator</p> <p>说明：将指定数据存储器的内容循环右移 1 位，第 0 位移到第 7 位，移位结果存放到累加器，而指定数据存储器的内容保持不变。</p> <p>运算过程：$ACC.i \leftarrow [m].(i+1) \quad (i=0\sim6)$ $ACC.7 \leftarrow [m].0$</p> <p>影响标志位：无</p>
RRC	[m]	<p>Rotate data memory right through carry</p> <p>说明：将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位。</p> <p>运算过程：$[m].i \leftarrow [m].(i+1) \quad (i=0\sim6)$ $[m].7 \leftarrow C$ $C \leftarrow [m].0$</p> <p>影响标志位：C</p>
RRCA	[m]	<p>Rotate right through carry and place result in the accumulator</p> <p>说明：将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。</p> <p>运算过程：$ACC.i \leftarrow [m].(i+1) \quad (i=0\sim6)$ $ACC.7 \leftarrow C$ $C \leftarrow [m].0$</p> <p>影响标志位：C</p>
SBC	A,[m]	<p>Subtract data memory and carry from the accumulator</p> <p>说明：将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。</p> <p>运算过程：$ACC \leftarrow ACC - [m] - \overline{C}$</p> <p>影响标志位：OV、Z、AC、C</p>

SBCM	A,[m]	<p>Subtract data memory and carry from the accumulator</p> <p>说明: 将累加器减去指定数据存储器的内容以及进位标志的反, 结果存放到数据存储器。如果结果为负, C 标志位清除为 0, 反之结果为正或 0, C 标志位设置为 1。</p> <p>运算过程: $ACC \leftarrow ACC - [m] - \overline{C}$</p> <p>影响标志位: OV、Z、AC、C</p>
SDZ	[m]	<p>Skip if decrement data memory is 0</p> <p>说明: 将指定的数据存储器的内容减 1, 判断是否为 0, 若为 0 则跳过下一条指令, 由于取得下一个指令时会要求插入一个空指令周期, 所以此指令为 2 个周期的指令。如果结果不为 0, 则程序继续执行下一条指令。</p> <p>运算过程: $[m] \leftarrow [m] - 1$, 如果 $[m]=0$ 跳过下一条指令执行</p> <p>影响标志位: 无</p>
SDZA	[m]	<p>Decrement data memory and place result in ACC, skip if 0</p> <p>说明: 将指定数据存储器内容减 1, 判断是否为 0, 如果为 0 则跳过下一条指令, 此结果将存放到累加器, 但指定数据存储器内容不变。由于取得下一个指令时会要求插入一个空指令周期, 所以此指令为 2 个周期的指令。如果结果不为 0, 则程序继续执行下一条指令。</p> <p>运算过程: $ACC \leftarrow [m] - 1$, 如果 $ACC=0$ 跳过下一条指令执行</p> <p>影响标志位: 无</p>
SET	[m]	<p>Set data memory</p> <p>说明: 将指定数据存储器的每一位设置为 1。</p> <p>运算过程: $[m] \leftarrow FFH$</p> <p>影响标志位: 无</p>
SET	[m].i	<p>Set bit of data memory</p> <p>说明: 将指定数据存储器的第 i 位设置为 1。</p> <p>运算过程: $[m].i \leftarrow 1$</p> <p>影响标志位: 无</p>
SIZ	[m]	<p>Skip if increment data memory is 0</p> <p>说明: 将指定的数据存储器的内容加 1, 判断是否为 0, 若为 0 则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期, 所以此指令为 2 个周期的指令。如果结果不为 0, 则程序继续执行下一条指令。</p> <p>运算过程: $[m] \leftarrow [m] + 1$, 如果 $[m]=0$ 跳过下一条指令执行</p> <p>影响标志位: 无</p>
SIZA	[m]	<p>Increment data memory and place result in ACC, skip if 0</p> <p>说明: 将指定数据存储器的内容加 1, 判断是否为 0, 如果为 0 则跳过下一条指令, 此结果会被存放到累加器, 但是指定数据存储器的内容不变。由于取得下一个指令时会要求插入一个空指令周期, 所以此指令为 2 个周期的指令。如果结果不为 0, 则程序继续执行下一条指令。</p> <p>运算过程: $ACC \leftarrow [m] + 1$, 如果 $ACC=0$ 跳过下一条指令执行</p> <p>影响标志位: 无</p>
SNZ	[m].i	<p>Skip if bit I of the data memory is not 0</p> <p>说明: 判断指定数据存储器的第 i 位, 若不为 0, 则程序跳过下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期, 所以此指令为 2 个周期的指令。如果结果为 0, 则程序继续执行下一条指令。</p> <p>运算过程: 如果 $[m].i \neq 0$, 跳过下一条指令执行</p> <p>影响标志位: 无</p>

SUB	A, [m]	Subtract data memory from the accumulator
说明:		将累加器的内容减去指定的数据存储器中的数据, 把结果存放到累加器。如果结果为负, C 标志位清除为 0, 反之结果为正或 0, C 标志位设置为 1。
运算过程:		$ACC \leftarrow ACC - [m]$
影响标志位:		OV、Z、AC、C
SUBM	A, [m]	Subtract data memory from the accumulator
说明:		将累加器的内容减去指定数据存储器中的数据, 结果存放到指定的数据存储器。如果结果为负, C 标志位清除为 0, 反之结果为正或 0, C 标志位设置为 1。
运算过程:		$[m] \leftarrow ACC - [m]$
影响标志位:		OV、Z、AC、C
SUB	A, x	Subtract immediate data from the accumulator
说明:		将累加器的内容减去立即数, 结果存放到累加器。如果结果为负, C 标志位清除为 0, 反之结果为正或 0, C 标志位设置为 1。
运算过程:		$ACC \leftarrow ACC - x$
影响标志位:		OV、Z、AC、C
SWAP	[m]	Swap nibbles within the data memory
说明:		将指定数据存储器的低 4 位和高 4 位互相交换。
运算过程:		$[m].3 \sim [m].0 \leftrightarrow [m].7 \sim [m].4$
影响标志位:		无
SWAPA	[m]	Swap data memory and place result in the accumulator
说明:		将指定数据存储器的低 4 位和高 4 位互相交换, 再将结果存放到累加器且指定数据寄存器的数据保持不变。
运算过程:		$ACC.3 \sim ACC.0 \leftarrow [m].7 \sim [m].4$ $ACC.7 \sim ACC.4 \leftarrow [m].3 \sim [m].0$
影响标志位:		无
SZ	[m]	Skip if data memory is 0
说明:		判断指定数据存储器内容是否为 0, 若为 0, 则程序跳过下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期, 所以此指令为 2 个周期的指令。如果结果不为 0, 则程序继续执行下一条指令。
运算过程:		如果 $[m] = 0$, 跳过下一条指令执行
影响标志位:		无
SZA	[m]	Move data memory to ACC, skip if 0
说明:		将指定数据存储器内容复制到累加器, 并判断指定数据存储器内容是否为 0, 若为 0 则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期, 所以此指令为 2 个周期的指令。如果结果不为 0, 则程序继续执行下一条指令。
运算过程:		$ACC \leftarrow [m]$, 如果 $[m] = 0$, 跳过下一条指令执行
影响标志位:		无
SZ	[m]. i	Skip if bit I of the data memory is 0
说明:		判断指定数据存储器的第 i 位是否为 0, 若为 0, 则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期, 所以此指令为 2 个周期的指令。如果结果不为 0, 则程序继续执行下一条指令。
运算过程:		如果 $[m].i = 0$, 跳过下一条指令执行
影响标志位:		无

TABRDC [m]	Move the ROM code(current page) to TBLH and data memory
说明:	将表格指针 TBLP 所指的程序代码低字节（当前页）移至指定的数据存储器且将高字节移至 TBLH。
运算过程:	[m] ← 程序代码（低字节） TBLH ← 程序代码（高字节）
影响标志位:	无
TABRDL [m]	Move the ROM code(last page) to TBLH and data memory
说明:	将表格指针 TBLP 所指的程序代码低字节（最后一页）移至指定的数据存储器且将高字节移至 TBLH。
运算过程:	[m] ← 程序代码（低字节） TBLH ← 程序代码（高字节）
影响标志位:	无
XOR A, [m]	Logical XOR accumulator with data memory
说明:	将累加器的数据和指定的数据存储器内容逻辑异或，结果存放到累加器。
运算过程:	ACC ← ACC “XOR” [m]
影响标志位:	Z
XORM A, [m]	Logical XOR data memory with accumulator
说明:	将累加器的数据和指定的数据存储器内容逻辑异或，结果放到数据存储器。
运算过程:	[m] ← ACC “XOR” [m]
影响标志位:	Z
XOR A, x	Logical XOR immediate data to the accumulator
说明:	将累加器的数据与立即数逻辑异或，结果存放到累加器。
运算过程:	ACC ← ACC “XOR” x
影响标志位:	Z

封装信息

24-pin SKDIP (300mil)外形尺寸

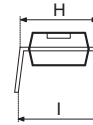
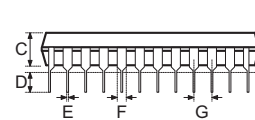
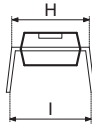
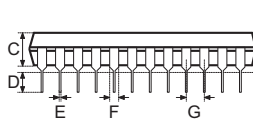
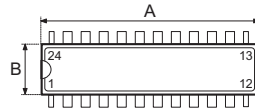
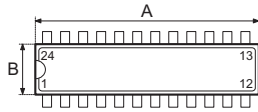


Fig1. Full Lead Packages

Fig2. 1/2 Lead Packages

•MS_001d (Fig1)

标号	尺寸(mil)		
	最小	典型	最大
A	1230	—	1280
B	240	—	280
C	115	—	195
D	115	—	150
E	14	—	22
F	45	—	70
G	—	100	—
H	300	—	325
I	—	—	430

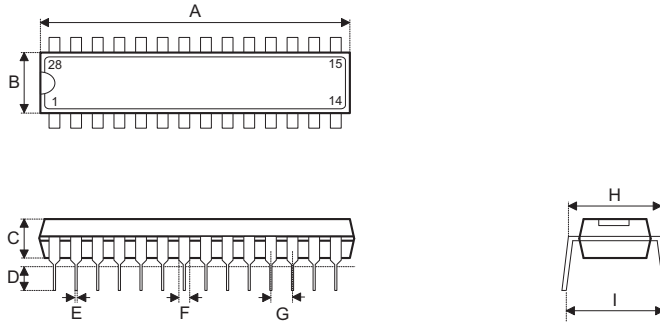
•MS_001d (Fig2)

标号	尺寸(mil)		
	最小	典型	最大
A	1160	—	1195
B	240	—	280
C	115	—	195
D	115	—	150
E	14	—	22
F	45	—	70
G	—	100	—
H	300	—	325
I	—	—	430

•MO_095a (Fig2)

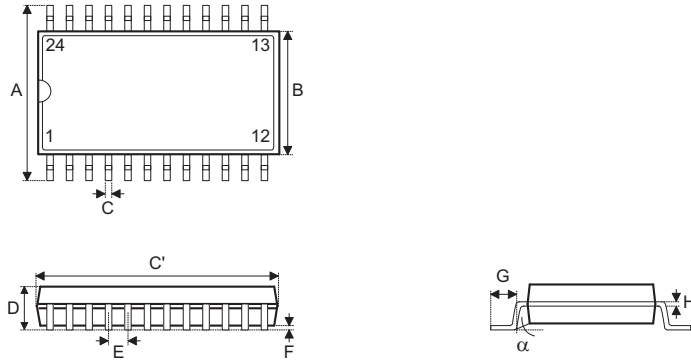
标号	尺寸(mil)		
	最小	典型	最大
A	1145	—	1185
B	275	—	295
C	120	—	150
D	110	—	150
E	14	—	22
F	45	—	60
G	—	100	—
H	300	—	325
I	—	—	430

28-pin SKDIP (300mil)外形尺寸



标号	尺寸 (mil)		
	Min	Nom	Max
A	1375	--	1395
B	278	--	298
C	125	--	135
D	125	--	145
E	16	--	20
F	50	--	70
G	--	100	--
H	295	--	315
I	330	--	375

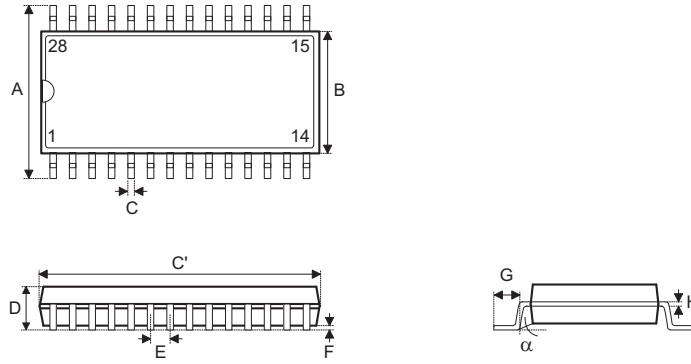
24-pin SOP (300mil)外形尺寸



•MS_013

标号	尺寸 (mil)		
	Min	Nom	Max
A	393	--	419
B	256	--	300
C	12	--	20
C'	598	--	613
D	--	--	104
E	--	50	--
F	4	--	12
G	16	--	50
H	8	--	13
α	0°	--	10°

28pin SOP (300mil)外形尺寸

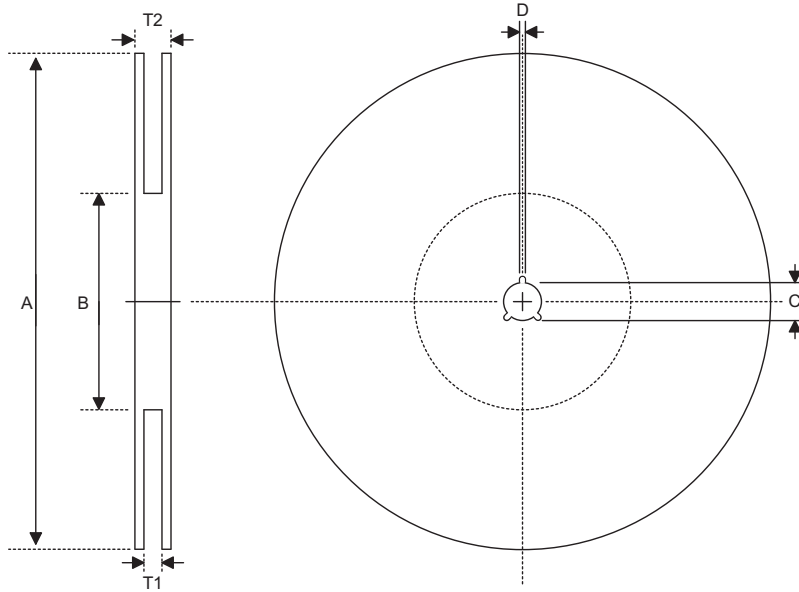


•MS_013

标号	尺寸 (mil)		
	Min	Nom	Max
A	393	--	419
B	256	--	300
C	12	--	20
C'	697	--	713
D	--	--	104
E	--	50	--
F	4	--	12
G	16	--	50
H	8	--	13
α	0°	--	8°

包装带和卷轴规格:

卷轴尺寸:



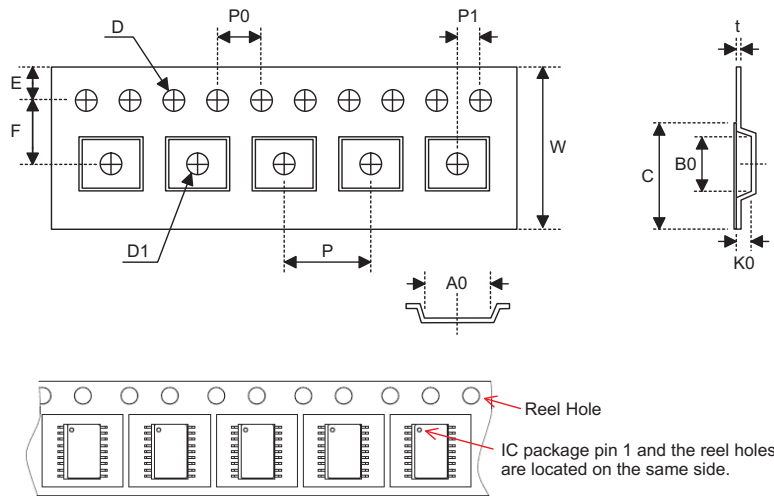
SOP 24W

标号	描述	尺寸(mm)
A	卷轴外圈直径	330.0±1.0
B	卷轴内圈直径	100.0±1.5
C	轴心直径	13.0 ^{+0.5/0.2}
D	缝宽	2.0±0.5
T1	轮缘宽	24.8 ^{+0.3/-0.2}
T2	卷轴宽	30.2±0.2

SOP 28W(300mil)

标号	描述	尺寸(mm)
A	卷轴外圈直径	330.0±1.0
B	卷轴内圈直径	100.0±1.5
C	轴心直径	13.0 ^{+0.5/0.2}
D	缝宽	2.0±0.5
T1	轮缘宽	24.8 ^{+0.3/-0.2}
T2	卷轴宽	30.2±0.2

运输带尺寸:


SOP 24W

标号	描述	尺寸(mm)
W	运输带宽	24.0±0.3
P	空穴间距	12.0±0.1
E	穿孔位置	1.75±0.1
F	空穴至穿孔距离 (宽度)	11.5±0.1
D	穿孔直径	1.55 ^{+0.17/0.0}
D1	空穴中之小孔直径	1.5 ^{+0.25/-0.00}
P0	穿孔间距	4.0±0.1
P1	空穴至穿孔距离 (长度)	2.0±0.1
A0	空穴长	10.9±0.1
B0	空穴宽	15.9±0.1
K0	空穴深	3.1±0.1
t	传输带厚度	0.35±0.05
C	覆盖带宽度	21.3±0.1

SOP 28W(300mil)

标号	描述	尺寸(mm)
W	运输带宽	24.0±0.3
P	空穴间距	12.0±0.1
E	穿孔位置	1.75±0.1
F	空穴至穿孔距离 (宽度)	11.5±0.1
D	穿孔直径	1.5 ^{+0.17/0.0}
D1	空穴中之小孔直径	1.5 ^{+0.25/-0.00}
P0	穿孔间距	4.0±0.1
P1	空穴至穿孔距离 (长度)	2.0±0.1
A0	空穴长	10.85±0.1
B0	空穴宽	18.34±0.1
K0	空穴深	2.97±0.1
t	传输带厚度	0.35±0.01
C	覆盖带宽度	21.3±0.1

盛群半导体股份有限公司（总公司）

新竹市科学工业园区研新二路3号
电话: 886-3-563-1999
传真: 886-3-563-1189
网站: www.holtek.com.tw

盛群半导体股份有限公司（台北业务处）

台北市南港区园区街3之2号4楼之2
电话: 886-2-2655-7070
传真: 886-2-2655-7373
传真: 886-2-2655-7383 (International sales hotline)

盛扬半导体有限公司（上海业务处）

上海市宜山路2016号合川大厦1号楼3楼G室 200103
电话: 86-21-5422-4590
传真: 86-21-5422-4596
网站: www.holtek.com.cn

盛扬半导体有限公司（深圳业务处）

深圳市南山区科技园科技中三路与高新中二道交汇处生产力大楼A单元五楼 518057
电话: 0755-8616-9908, 8616-9308
传真: 0755-8616-9722

盛扬半导体有限公司（北京业务处）

北京市西城区宣武门西大街甲129号金隅大厦1721室 100031
电话: 010-6641-0030, 6641-7751, 6641-7752
传真: 010-6641-0125

Holtek Semiconductor(USA), Inc.（北美业务处）

46712 Fremont Blvd., Fremont, CA 94538
电话: 510-252-9880
传真: 510-252-9885
网站: www.holtek.com

Copyright © 2009 by HOLTEK SEMICONDUCTOR INC.

使用指南中所出现的信息在出版当时相信是正确的，然而盛群对于说明书的使用不负任何责任。文中提到的应用目的仅仅是用来做说明，盛群不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。盛群产品不授权使用于救生、维生器件或系统中做为关键器件。盛群拥有不事先通知而修改产品的权利，对于最新的信息，请参考我们的网址 <http://www.holtek.com.tw>